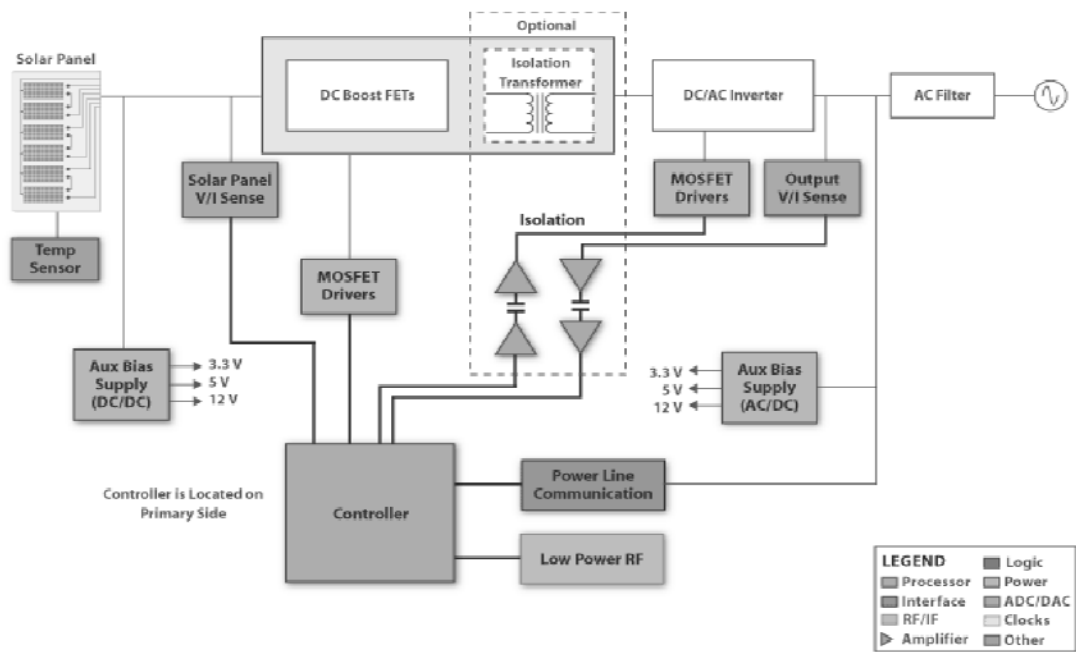




**Α.Τ.Ε.Ι. ΠΕΙΡΑΙΑ**  
**ΣΧΟΛΗ ΤΕΧΝΟΛΟΓΙΚΩΝ ΕΦΑΡΜΟΓΩΝ**  
**ΤΜΗΜΑ ΗΛΕΚΤΡΟΛΟΓΙΑΣ**

**“ΕΛΕΓΧΟΣ ΤΡΙΦΑΣΙΚΟΥ ΑΝΤΙΣΤΡΟΦΕΑ ΜΕ ΜΙΚΡΟΕΛΕΚΤΗ”**



**Επιβλέπων Καθηγητής:**  
**Σπουδαστής:**

Ιωαννίδης Γεώργιος  
Κολυβάς Αλέξανδρος

ΑΜ: 39372

**ΑΙΓΑΛΕΩ**  
**ΑΠΡΙΛΙΟΣ – 2013**

Copyright © Ανώτατο Τεχνολογικό Εκπαιδευτικό Ίδρυμα Πειραιά

Με επιφύλαξη παντός δικαιώματος. All rights reserved.

Απαγορεύεται η αντιγραφή, αποθήκευση και διανομή της παρούσας εργασίας, εξ ολοκλήρου ή τμήματος αυτής, για εμπορικό σκοπό. Επιτρέπεται η ανατύπωση, αποθήκευση και διανομή της για σκοπό μη κερδοσκοπικό, εκπαιδευτικής ή ερευνητικής φύσης, υπό την προϋπόθεση να αναφέρεται η πηγή προέλευσης και να διατηρείται το παρόν μήνυμα. Ερωτήματα που αφορούν τη χρήση της εργασίας για κερδοσκοπικό σκοπό πρέπει να απευθύνονται προς τον συγγραφέα.

Οι απόψεις και τα συμπεράσματα που περιέχονται σε αυτό το έγγραφο εκφράζουν το συγγραφέα και δεν πρέπει να ερμηνευθεί ότι αντιπροσωπεύουν τις επίσημες θέσεις του Ανώτατου Τεχνολογικού Εκπαιδευτικού Ιδρύματος Πειραιά.

## **ΕΥΧΑΡΙΣΤΙΕΣ**

Ευχαριστώ τους καθηγητές μου για την συμβολή και την υπομονή που έδειξαν για την απόκτηση των γνώσεων μου. Όταν ένιωσα σαν ένα μικρό παιδί στην ακρογιαλιά ψάχνοντας ένα βότσαλο πιο λείο από τα άλλα ενώ μπροστά μου απλωνόταν ο απέραντος ωκεανός της γνώσης. Μου στάθηκαν δίπλα μου όποτε τους χρειάστηκα καθοδηγώντας με στο σωστό δρόμο της γνώσης και της επιτυχίας.

# ΠΕΡΙΕΧΟΜΕΝΑ

Ευχαριστίες .....	iii
Περιεχόμενα .....	iv
Λίστα σχημάτων .....	v
Summary .....	vi
Πρόλογος .....	1
<b>1<sup>ο</sup> Κεφάλαιο “ Ημιαγωγοί ”</b> .....	<b>1</b>
1.1 Εισαγωγή .....	1
1.2 Δίοδοι.....	1
1.3 Τρανζίστορ διπολικής επαφής (BJT).....	3
1.4 Τρανζίστορ ισχύος επίδρασης πεδίου μετάλλων οξειδίου (MOSFET ).....	4
1.5 Τρανζίστορ στατικής επαγωγής (SIT).....	5
1.6 Διπολικά τρανζίστορ μονωμένης πύλης (IGBT).....	6
<b>2<sup>ο</sup> Κεφάλαιο “ Μικροελεκτές ”</b> .....	<b>8</b>
2.1 Εισαγωγή .....	8
2.2 Διαφορές από τον μικροεπεξεργαστή.....	8
2.3 Συνήθη υποσυστήματα .....	9
2.4 Συνήθη υποσυστήματα .....	11
2.5 Πλατφόρμα Arduino .....	12
2.6 Υλικό .....	12
2.7 Λογισμικό .....	13
<b>3<sup>ο</sup> Κεφάλαιο “ Κυκλώματα ισχύος ”</b> .....	<b>14</b>
3.1 Εισαγωγή .....	14
3.2 Μετατροπέας Σ.Ρ. – Ε.Ρ .....	14
3.2.1 Μονοφασικός Αντιστροφέας.....	14
3.2.2 Τριφασικός Αντιστροφέας.....	15
3.3 Μετατροπέας Σ.Ρ. – Ε.Ρ .....	15
3.4 Σήματα ελέγχου τριφασικού αντιστροφέα (Pulse).....	17
<b>4<sup>ο</sup> Κεφάλαιο “Κύκλωμα ελέγχου”</b> .....	<b>19</b>
4.1 Εισαγωγή .....	19
4.2 Ανάλυση Προγράμματος.....	19
4.3 Έξοδοι Σύγκρισης.....	20
<b>Βιβλιογραφία.....</b>	<b>26</b>
<b>Παράρτημα 1.....</b>	<b>Π-1</b>
<b>Παράρτημα 2.....</b>	<b>Π-3</b>



## ΛΙΣΤΑ ΣΧΗΜΑΤΩΝ

Σχήμα 1.1 Περιοχές λειτουργίας .....	3
Σχήμα 1.2 Τρανζίστορ NPN .....	4
Σχήμα 1.3 Τρανζίστορ PNP .....	4
Σχήμα 1.4 Περιοχές λειτουργίας .....	4
Σχήμα 1.5 Δομή Τρανζίστορ .....	5
Σχήμα 1.6 Συμβολισμός Τρανζίστορ .....	5
Σχήμα 1.7 Περιοχές λειτουργίας .....	5
Σχήμα 1.8 Απεικόνιση 3D .....	6
Σχήμα 1.9 Συμβολισμός Τρανζίστορ .....	6
Σχήμα 1.10 Διάγραμμα Λειτουργία .....	6
Σχήμα 1.11 Δομή .....	7
Σχήμα 1.12 Ισοδύναμο Κύκλωμα .....	7
Σχήμα 1.13 Διάγραμμα Λειτουργίας .....	7
Σχήμα 2.14 Arduino DUE .....	13
Σχήμα 3.15 Μονοφασικός Αντιστροφέας .....	14
Σχήμα 3.16 Τριφασικός Αντιστροφέας .....	15
Σχήμα 3.17 Σήματα ενός τριφασικού αντιστροφέα .....	16
Σχήμα 3.18 Έξοδος αντιστροφέα SPWM .....	16
Σχήμα 3.19 Ανάλυσης Fourier της τάσεις εξόδου SPWM .....	17
Σχήμα 3.20 Έξοδος αντιστροφέα .....	17
Σχήμα 3.21 Ανάλυσης Fourier της τάσεις εξόδου Pulse .....	18
Σχήμα 4.22 Κύκλωμα ελέγχου .....	20
Σχήμα 4.23 Έξοδος Πρώτης Φάσης .....	21
Σχήμα 4.24 Έξοδος Πρώτης Φάσης Συμμετρική .....	21
Σχήμα 4.25 Έξοδος Δεύτερης Φάσης .....	21
Σχήμα 4.26 Έξοδος Δεύτερης Φάσης Συμμετρική .....	22
Σχήμα 4.27 Έξοδος Τρίτης Φάσης .....	22
Σχήμα 4.28 Έξοδος Τρίτης Φάσης Συμμετρική .....	23
Σχήμα 4.29 Έξοδος PWM 1 – PWM 1' .....	23
Σχήμα 4.30 Έξοδος PWM 2 – PWM 2' .....	24
Σχήμα 4.31 Έξοδος PWM 3 – PWM 3' .....	24
Σχήμα 4.32 Πρόσοψη συσκευής παραγωγής παλμών .....	25

## **SUMMARY**

The thesis refers to the design and construction of the control circuit using microcontroller. They thrive basics furniture or manufacturing processes for semiconductor pulse. Also the developed algorithm microcontroller. Furniture has thrived power circuit

**Keywords:** Microcontroller, inverter, control, digital, analog, circuit, semiconductor, .diode, transistor)

## ΠΡΟΛΟΓΟΣ

Η πτυχιακή αναφέρεται στην μελέτη και την κατασκευή του κυκλώματος ελέγχου με την χρήση μικροελεκτή. Έχουν αναπτυχθεί βασικές έννοιες επιπλέον η μέθοδοι παραγωγής παλμών για τα ημιαγωγά. Επίσης έχει αναπτυχθεί ο αλγόριθμος του μικροελεκτή. Επιπλέον έχει αναπτυχθεί το κύκλωμα ισχύος.

**Λέξεις κλειδιά:** Μικροελεκτή, αντιστροφάς, έλεγχος, ψηφιακος, αναλογικός, κύκλωμα, ημιαγωγός, δίοδος, τρανζίστορ

# 1<sup>ο</sup> ΚΕΦΑΛΑΙΟ

## “ ΗΜΙΑΓΩΓΟΙ ”

### 1.1 Εισαγωγή

Τα τρανζίστορ ισχύος έχουν ελεγχόμενα χαρακτηριστικά έναυσης και σβέσης. Τα τρανζίστορ, που χρησιμοποιούνται σαν διακοπτικά στοιχεία, λειτουργούν στην περιοχή κορεσμού με αποτέλεσμα μικρή πτώση τάσης κατά την αγωγή. Η ταχύτητα διακοπής των μοντέρνων τρανζίστορ είναι πολύ μεγαλύτερη από εκείνη των θυρίστορς και χρησιμοποιούνται εκτεταμένα σε μετατροπείς ΣΡ-ΣΡ και ΣΡ-ΕΡ, με αντιπαράλληλα συνδεδεμένες διόδους για την παροχή αμφίδρομης ροής ρεύματος. Όμως, οι προδιαγραφές ρεύματος και τάσης των τρανζίστορ είναι πολύ μικρότερες εκείνων των θυρίστορς και έτσι τα τρανζίστορ χρησιμοποιούνται σε εφαρμογές χαμηλής και μέσης ισχύος. Τα τρανζίστορ ισχύος μπορούν να ταξινομηθούν σε τέσσερις κύριες κατηγορίες :

1. Τρανζίστορ διπολικής επαφής (Bipolar Junction Transistors -BJT)
2. Τρανζίστορ μετάλλου-οξειδίου-ημιαγωγού με επίδραση πεδίου (MOSFET)
3. Τρανζίστορστατικήςεπαγωγής (Static Induction Transistors-SIT)
4. Διπολικά τρανζίστορ μονωμένης πύλης (IGBT)

Τα BJT ή MOSFET, τα SIT ή IGBT μπορούν να θεωρηθούν σαν ιδανικοί διακόπτες για να εξηγηθούν οι τεχνικές μετατροπής ισχύος. Ο διακόπτης τρανζίστορ είναι πολύ απλούστερος από έναν διακόπτη με εξαναγκασμένη μεταγωγή. Όμως η επιλογή ανάμεσα σε BJT και MOSFET σε κυκλώματα μετατροπέων δεν είναι προφανής, αλλά οποιοδήποτε από αυτά μπορεί να αντικαταστήσει ένα θυρίστορ αν μπορεί να ικανοποιήσει τις προδιαγραφές ρεύματος και τάσης του μετατροπέα. Τα πρακτικά τρανζίστορ διαφέρουν από τα ιδανικά στοιχεία. Τα τρανζίστορ έχουν ορισμένους περιορισμούς και περιορίζονται σε ορισμένες εφαρμογές. Τα χαρακτηριστικά και οι προδιαγραφές κάθε τύπου θα έπρεπε να εξετασθούν για να προσδιορισθεί η καταλληλότητά του σε μια ιδιαίτερη εφαρμογή.

### 1.2 Δίοδοι

Η δίοδος είναι μια διάταξη από ημιαγώγιμο υλικό το οποίο επιτρέπει την διέλευση ροής ρεύματος μόνο από την μία κατεύθυνση, ανάλογα με την πόλωσή της. Κατασκευάζεται από ημιαγώγιμα υλικά, όπως είναι το γερμάνιο και το πυρίτιο και αποτελείται από δύο πόλους, την άνοδο και την κάθοδο. Το γερμάνιο και το πυρίτιο είναι υλικά τα οποία στις κανονικές

συνθήκες περιβάλλοντος συμπεριφέροντε σαν ημιαγωγοί, ενώ σε πολύ μικρές θερμοκρασίες η αγωγιμότητά τους μειώνεται.

Ανάλογα με την πρόσμιξη των ημιαγωγών αυτών μπορούμε να πετύχουμε μεταβολή της αγωγιμότητας του ημιαγωγού στοιχείου. Έτσι, χρησιμοποιώντας μια μικρή ποσότητα πεντασθενούς στοιχείου, όπως είναι το αρσενικό ή ο φώσφορος, πετυχαίνουμε αύξηση της αγωγιμότητας του ημιαγωγού. Αυτό συμβαίνει διότι έχουμε αύξηση των ελεύθερων φορέων, (ηλεκτρονίων) του ημιαγωγού και τότε ο ημιαγωγός ονομάζεται τύπου N. Αν έχουμε σαν πλειονότητα φορέων τις οπές, οι οποίες έχουν θετικό φορτίο, τότε ο ημιαγωγός ονομάζεται ημιαγωγός τύπου P.

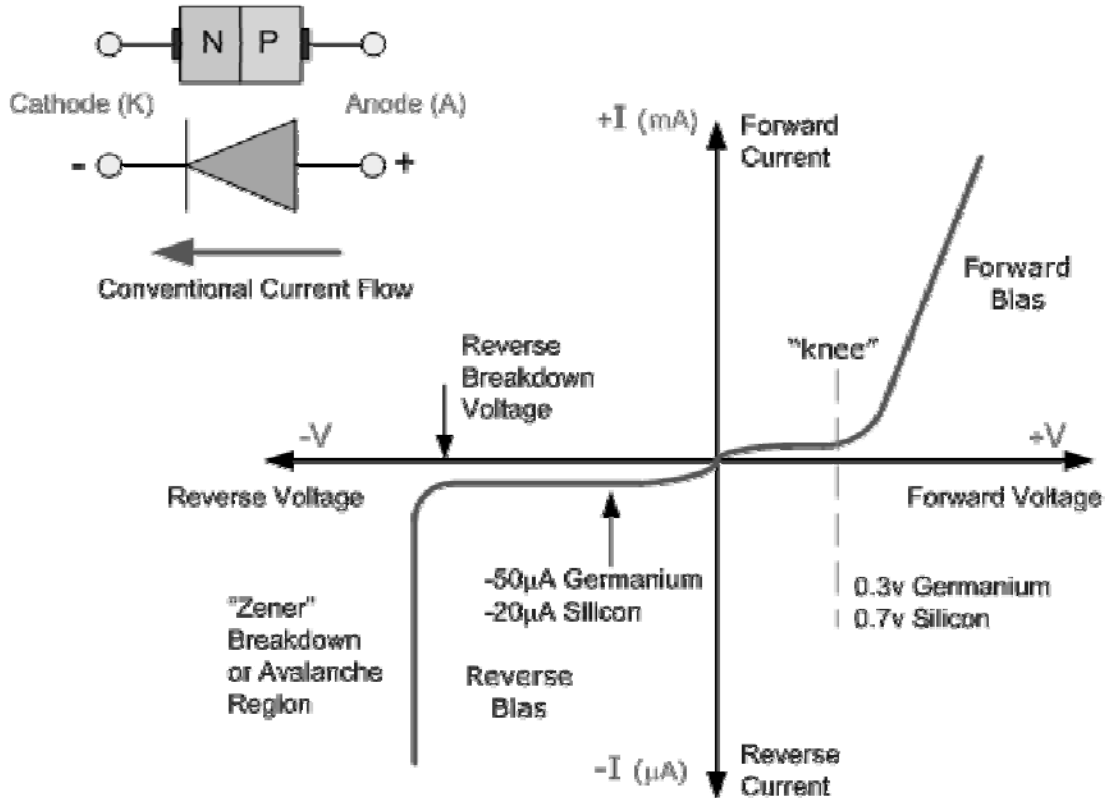
Εάν ενώσουμε έναν ημιαγωγό τύπου N και έναν ημιαγωγό τύπου P τότε προκύπτει μία δίοδο επαφής. Ο ένας ακροδέκτης της διόδου αποτελεί την άνοδο και ο άλλος ακροδέκτης είναι η κάθοδος. Η ροή του ρεύματος μέσα από την δίοδο, επιτυγχάνεται όταν πολώσουμε ορθά την δίοδο, δηλαδή όταν η άνοδος έχει θετικό δυναμικό και η κάθοδος αρνητικό. Στην πόλωση της η δίοδος παρουσιάζει ορισμένα χαρακτηριστικά όπως είναι η χωρητικότητα και η αντίσταση επαφής της διόδου. Η χωρητικότητα επαφής είναι μια πολύ μικρή χωρητικότητα της τάξεως μερικών pF, όπου η τιμή της εξαρτάται από την πόλωση της και το κύκλωμα στο οποίο χρησιμοποιείται.

Ως αντίσταση επαφής ονομάζουμε την ωμική αντίσταση που παρουσιάζει η δίοδος όταν είναι ορθά πολωμένη. Η τιμή της αντίστασης κατά την ορθή πόλωση της διόδου κυμαίνεται στα 800Ω περίπου, ενώ στην ανάστροφη πόλωση της παρουσιάζει άπειρη αντίσταση. Στην ορθή πόλωση της διόδου η άνοδος που την αποτελεί ένας ημιαγωγός τύπου P, συνδέεται στο θετικό πόλο μιας πηγής συνεχούς τάσης, ενώ η κάθοδος που την αποτελεί ο ημιαγωγός τύπου N στον αρνητικό πόλο της πηγής. Στην περίπτωση αυτή, το θετικό φορτίο της πηγής απωθεί τους θετικά φορτισμένους φορείς του ημιαγωγού τύπου P προς την ζώνη αγωγιμότητας της επαφής και το αρνητικό φορτίο της πηγής απωθεί τα ελεύθερα ηλεκτρόνια του ημιαγωγού τύπου N επίσης προς την ζώνη αγωγιμότητας. Η ζώνη αγωγιμότητας είναι το σημείο επαφής των ημιαγωγών τύπου P και τύπου N. Τότε έχουμε ροή ρεύματος μέσα από την δίοδο.

Αν συνδέσουμε ανάστροφα την πολικότητα της πηγής με την δίοδο, δηλαδή τον θετικό ακροδέκτη με τον ημιαγωγό τύπου N και τον αρνητικό ακροδέκτη με τον ημιαγωγό τύπου P, τότε τα ηλεκτρόνια θα έλκονται από το θετικό φορτίο της πηγής και οι οπές από το αρνητικό φορτίο της πηγής. Στην περίπτωση αυτή η ζώνη αγωγιμότητας στην επαφή P-N μεγαλώνει με αποτέλεσμα να μην έχουμε ροή ρεύματος. Όσο μικρότερη είναι η ζώνη

αγωγιμότητας τόσο ευκολότερα οι ελεύθεροι φορείς των ημιαγωγών μετακινούνται από την μια περιοχή στην άλλη, για να έχουμε ροή ρεύματος.

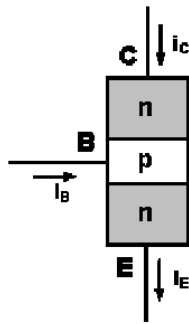
Στο περίβλημά τους όλες οι διόδοι έχουν μια λωρίδα στο ένα άκρο τους που φανερώνουν την κάθοδο.



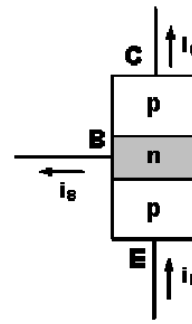
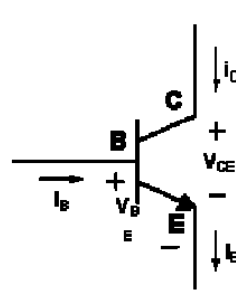
Σχήμα 1.1 Περιοχές λειτουργίας

### 1.3 Τρανζίστορ διπολικής επαφής (BJT)

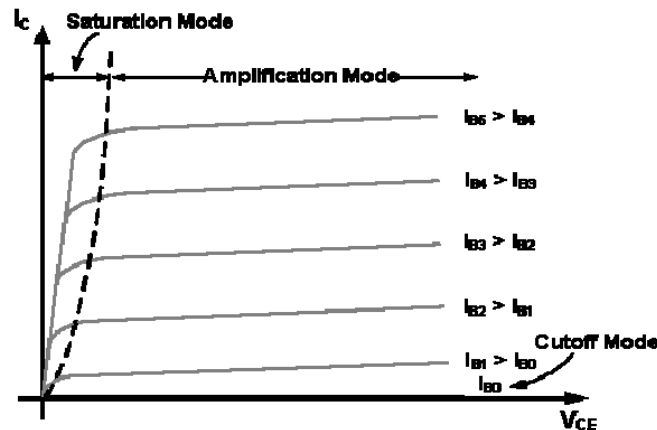
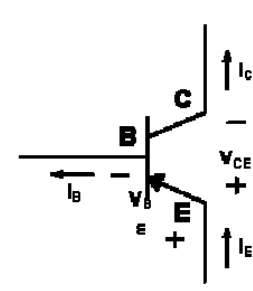
Ένα διπολικό τρανζίστορ σχηματίζεται με πρόσθεση μιας δεύτερης p- ή n- περιοχής σε μια δίοδο pn-επαφής. Με δύο n- περιοχές και μιά p- περιοχή σχηματίζονται δύο επαφές και το τρανζίστορ είναι γνωστό σαν PNP τρανζίστορ όπως φαίνεται στο Σχήμα 1.2. Με δύο n- περιοχές και μια p- περιοχή σχηματίζονται δύο επαφές και το τρανζίστορ είναι γνωστό σαν NPN τρανζίστορ όπως φαίνεται στο Σχήμα 1.3. Οι τρεις ακροδέκτες ονομάζονται Συλλέκτης (C), Εκπομπός (E) και Βάση (B).



Σχήμα 1.2 Τρανζίστορ NPN



Σχήμα 1.3 Τρανζίστορ PNP

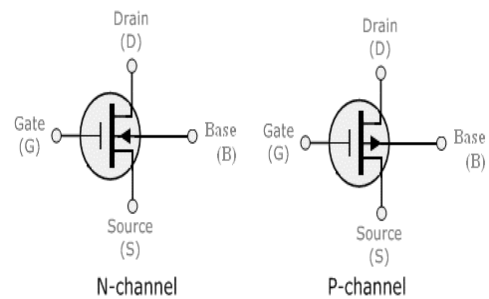
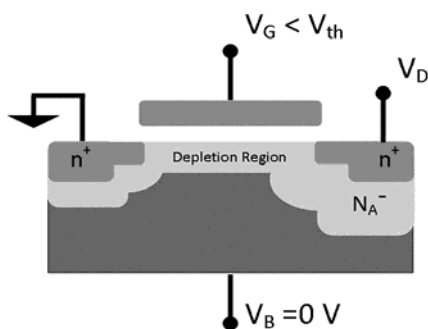


Σχήμα 1.4 Περιοχές λειτουργίας

### 1.4 Τρανζίστορ ισχύος επίδρασης πεδίου μετάλλων οξειδίου (MOSFET)

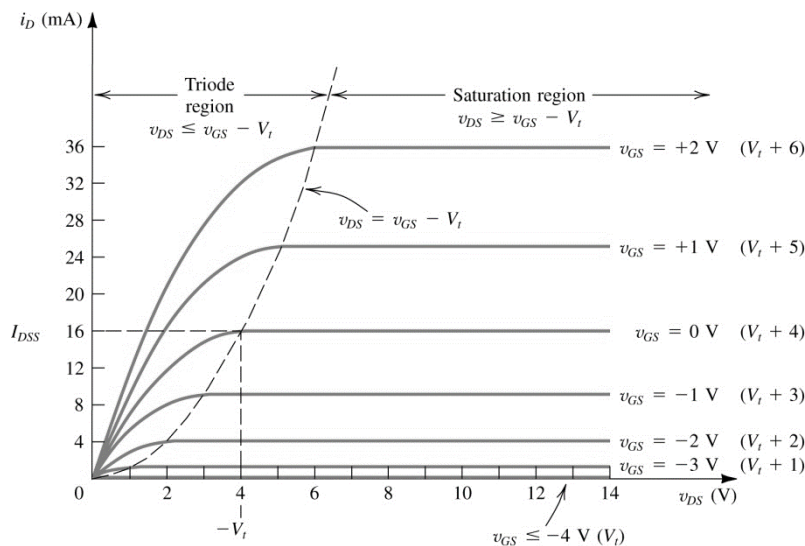
Το διπολικό τρανζίστορ επαφής (BJT) είναι ένα στοιχείο ελεγχόμενου ρεύματος και απαιτεί ρεύμα βάσης για ροή ρεύματος στον συλλέκτη. Αφού το ρεύμα συλλέκτη εξαρτάται από το ρεύμα βάσης, το κέρδος ρεύματος εξαρτάται σε υψηλό βαθμό από την θερμοκρασία επαφής. Το MOSFET ισχύος είναι ένα στοιχείο ελεγχόμενης τάσης και απαιτεί μόνο ένα μικρό ρεύμα εισόδου. Η ταχύτητα διακοπής είναι πολύ υψηλή και οι χρόνοι διακοπής είναι της τάξης των nsec. Τα MOSFET ισχύος χρησιμοποιούνται όλο και περισσότερο σε μετατροπείς χαμηλής ισχύος και υψηλής συχνότητας. Τα MOSFET δεν έχουν τα προβλήματα της δευτερεύουσας κατάρρευσης όπως τα BJT. Όμως τα MOSFET έχουν προβλήματα ηλεκτροστατικής εκφόρτισης και χρειάζονται ιδιαίτερη προσοχή στον χειρισμό τους. Επιπλέον, είναι σχετικά δύσκολο να προστατευθούν από σφάλματα βραχυκύκλωσης. Τα MOSFET είναι δύο τύπων : MOSFET κένωσης (depletion) και MOSFET ενίσχυσης (enhancement). Ένα MOSFET τύπου κένωσης αρνητικού διαύλου σχηματίζεται από ένα στρώμα πυριτίου p-τύπου, όπως φαίνεται στο Σχήμα 1.5, με δύο ισχυρά εμποτισμένες περιοχές πυριτίου n+ για συνδέσεις χαμηλής αντίστασης. Η ύλη απομονώνεται από τον διάυλο με λεπτό στρώμα οξειδίου. Οι τρεις ακροδέκτες καλούνται Πύλη (Gate), Απαγωγός

(Drain) και Πηγή (Source). Το στρώμα κανονικά συνδέεται με την πηγή. Η τάση πύλης - πηγής  $V_{GS}$  είναι είτε θετική ή αρνητική. Αν είναι αρνητική, κάποια από τα ηλεκτρόνια της περιοχής αρνητικού διαύλου απωθούνται και δημιουργείται μια περιοχή κένωσης κάτω από το στρώμα οξειδίου με αποτέλεσμα πιά στενός ενεργός διάυλο και αυξημένη αντίσταση μεταξύ απαγωγού και πηγής  $R_{DS}$ . Αν η  $V_{GS}$  γίνει αρκετά αρνητική, ο διάυλος αδειάζει εντελώς με αποτέλεσμα πολύ υψηλή τιμή αντίστασης  $R_{DS}$  και επομένως απουσία ροής ρεύματος από τον απαγωγό στην πηγή,  $I_{DS} = 0$ . Η τιμή της  $V_{GS}$  που συμβαίνει αυτό λέγεται τάση αποκοπής (pinch off voltage)  $V_p$ . Αν αφετέρου η  $V_{GS}$  γίνει θετική, ο διάυλος γίνεται ευρύτερος και το  $I_{DS}$  αυξάνει λόγω μείωσης της  $R_{DS}$ . Στα MOSFET θετικού διαύλου οι πολικότητες των  $V_{DS}$ ,  $I_{DS}$  και  $V_{GS}$  αντιστρέφονται



Σχήμα 1.6 Συμβολισμός Τρανζίστορ

Σχήμα 1.5 Δομή Τρανζίστορ



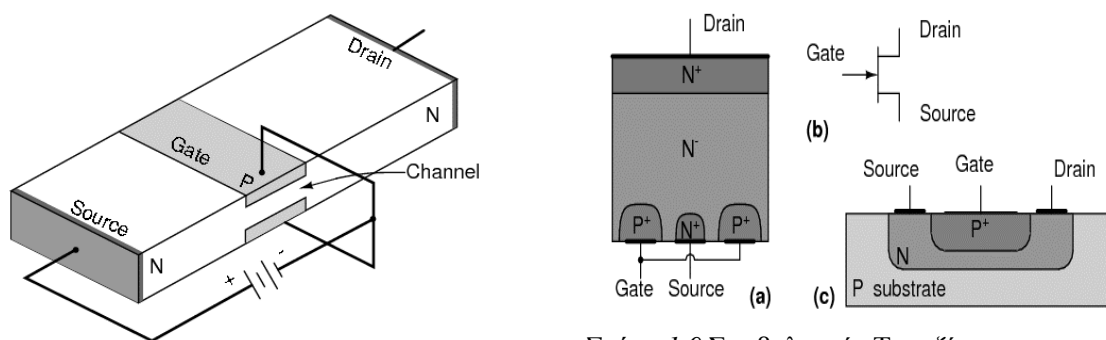
Σχήμα 1.7 Περιοχές λειτουργίας

### 1.5 Τρανζίστορ στατικής επαγωγής (SIT)

Το SIT είναι ένα στοιχείο υψηλής ισχύος και υψηλής συχνότητας. Είναι ουσιαστικά η έκδοση στερεάς κατάστασης της τριοδικής λυχνίας κενού. Η διαγραμματική τομή και το σύμβολό του φαίνονται στο Σχήμα 1.9. Είναι ένα στοιχείο με κάθετη δομή και μικρού μήκους

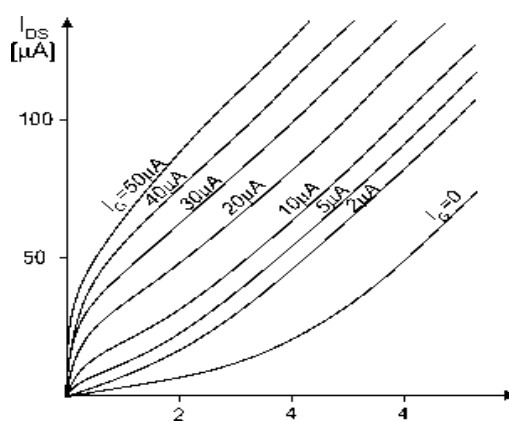


πολυδιαύλους. Έτσι δεν υπόκειται σε περιορισμό επιφάνειας και είναι κατάλληλο για λειτουργία υψηλής ταχύτητας και υψηλής ισχύος. Τα ηλεκτρόδια πύλης είναι τοποθετημένα μέσα στον απαγωγό και τα n-στρώματα πηγής. Το SIT είναι ίδιο με το JFET εκτός της κάθετης και ενσωματωμένης δομής, η οποία δίνει μικρότερη αντίσταση διαύλου και προκαλεί μικρότερη πτώση τάσης. Το SIT έχει μικρό μήκος διαύλου, χαμηλής αντίστασης σειράς πύλης, χαμηλή χωρητικότητα πύλης - πηγής και μικρή θερμική αντίσταση. Έχει ικανότητα χειρισμού υψηλής ισχύος σε ακουστικές συχνότητες με χαμηλό θόρυβο και χαμηλή παραμόρφωση. Οι χρόνοι έναυσης και σβέσης είναι πολύ μικροί, τυπικά 0.25  $\mu$ s. Η πτώση τάσης κατά την αγωγή είναι υψηλή, τυπικά 90V για στοιχείο 180A και 18V για στοιχείο 18A. Το SIT είναι κανονικά μια συσκευής αγωγής και μια αρνητική τάση πύλης την οδηγεί σε αποκοπή. Η χαρακτηριστική αγωγής και η υψηλή πτώση τάσης κατά την αγωγή περιορίζουν τις εφαρμογές της στην μετατροπή ισχύος. Οι ονομαστικές τιμές φθάνουν τα 300A, 1200V και η συχνότητα λειτουργίας τα 100KHz.



Σχήμα 1.9 Συμβολισμός Τρανζίστορ

Σχήμα 1.8 Απεικόνιση 3D

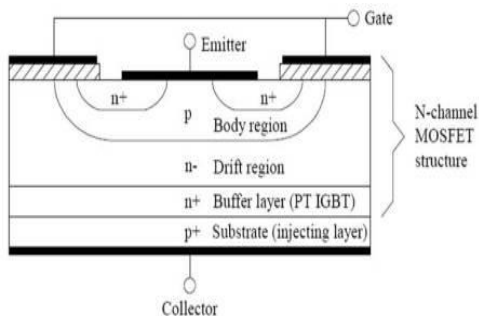


Σχήμα 1.10 Διάγραμμα Λειτουργία

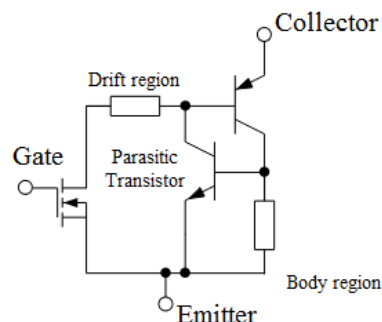
### 1.6 Διπολικά τρανζίστορ μονωμένης πύλης (IGBT)

Το IGBT συνδυάζει τα πλεονεκτήματα των BJT και MOSFET. Έχει υψηλή αντίσταση εισόδου όπως τα MOSFET και χαμηλές απώλειες αγωγής όπως τα BJT. Με την σχεδίαση των ημιαγωγικών τσιπ η ισοδύναμη αντίσταση απαγωγού - πηγής  $R_{DS}$  ελέγχεται να

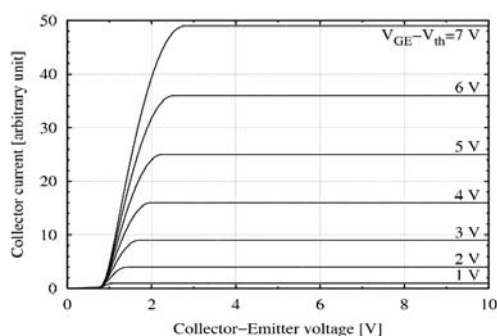
συμπεριφέρεται όπως εκείνη ενός BJT. Η ημιαγωγική τομή ενός IGBT φαίνεται στο Σχήμα 1.11 και είναι ίδια με εκείνη του MOSFET εκτός του  $p^+$  υποστρώματος. Όμως η απόδοση ενός IGBT είναι πύκνωσε εκείνη ενός BJT παρά ενός MOSFET. Αυτό οφείλεται στο  $p^+$  υπόστρωμα που είναι υπεύθυνο για την έγχυση φορέων μειονότητας στην  $n$  περιοχή. Το ισοδύναμο κύκλωμα φαίνεται στο Σχήμα 1.11. Το IGBT είναι ένα στοιχείο που ελέγχεται από τάση, όμοιο με το MOSFET. Έχει μικρότερες διακοπτικές απώλειες και απώλειες αγωγής ενώ έχει και πολλά από τα επιθυμητά χαρακτηριστικά των MOSFET όπως η ευκολία οδήγησης πύλης, ο χειρισμός του μέγιστου ρεύματος και η στιβαρότητα. Το IGBT είναι ταχύτερο από το BJT αλλά δεν φθάνει την ταχύτητα του MOSFET. Το σύμβολο και το κύκλωμα ενός IGBT φαίνονται στο Σχήμα 1.11. Οι τρεις ακροδέκτες είναι η πύλη, ο εκπομπός και ο συλλέκτης αντί της πύλης, του απαγωγού και της πηγής του MOSFET. Οι παράμετροι και τα σύμβολα είναι ίδια με εκείνα του MOSFET εκτός του ότι οι δείκτες για πηγή και απαγωγό τροποποιούνται σε εκπομπό και συλλέκτη αντίστοιχα. Οι προδιαγραφές ενός απλού IGBT φθάνουν τα  $400^A$ ,  $1200V$  και η συχνότητα διακοπής τα  $20KHz$ . Τα IGBT βρίσκουν αυξανόμενες εφαρμογές σε μέσες ισχύς (κινητήρια συστήματα συνεχούς και εναλλασσόμενου ρεύματος, τροφοδοτικά, ηλεκτρονόμους κλπ).



Σχήμα 1.11 Δομή



Σχήμα 1.12 Ισοδύναμο Κύκλωμα



Σχήμα 1.13 Διάγραμμα Λειτουργίας

## 2<sup>ο</sup> ΚΕΦΑΛΑΙΟ

### “ ΜΙΚΡΟΕΛΕΚΤΕΣ ”

#### 2.1 Εισαγωγή

Ο Μικροελεγκτής (microcontroller) είναι ένας τύπος επεξεργαστή, ουσιαστικά μια παραλλαγή μικροεπεξεργαστή, ο οποίος μπορεί να λειτουργήσει με ελάχιστα εξωτερικά εξαρτήματα, λόγω των πολλών ενσωματωμένων υποσυστημάτων που διαθέτει. Χρησιμοποιείται ευρύτατα σε όλα τα ενσωματωμένα συστήματα (embeddedsystems) ελέγχου χαμηλού και μεσαίου κόστους, όπως αυτά που χρησιμοποιούνται σε αυτοματισμούς, ηλεκτρονικά καταναλωτικά προϊόντα (από ψηφιακές φωτογραφικές μηχανές έως παιχνίδια), ηλεκτρικές συσκευές και κάθε είδους αυτοκινούμενα τροχοφόρα οχήματα.

#### 2.2 Διαφορές από τον μικροεπεξεργαστή

Στους σύγχρονους μικροεπεξεργαστές για μη ενσωματωμένα συστήματα (πχ τους μικροεπεξεργαστές των προσωπικών υπολογιστών), δίνεται έμφαση στην υπολογιστική ισχύ. Η ευελιξία ανάπτυξης διαφορετικών εφαρμογών είναι μεγάλη, καθώς η λειτουργικότητα του τελικού συστήματος καθορίζεται από τα εξωτερικά περιφερειακά τα οποία διασυνδέονται με την κεντρική μονάδα (μικροεπεξεργαστή), η οποία δεν είναι εξειδικευμένη. Αντίθετα, στους μικροεπεξεργαστές για ενσωματωμένα συστήματα (μικροελεγκτές), οι οποίοι έχουν μικρότερες ή και μηδαμινές δυνατότητες συνεργασίας με εξωτερικά περιφερειακά, αυτού του είδους, η ευελιξία είναι περιορισμένη, καθώς και η υπολογιστική ισχύς. Οι μικροελεγκτές δίνουν έμφαση στο μικρό αριθμό ολοκληρωμένων κυκλωμάτων που απαιτείται για τη λειτουργία μιας συσκευής, το χαμηλό κόστος και την εξειδίκευση.

Αναλυτικά, τα πλεονεκτήματα των μικροελεγκτών είναι:

Αυτονομία, μέσω της ενσωμάτωσης σύνθετων περιφερειακών υποσυστημάτων όπως μνήμες και θύρες επικοινωνίας. Έτσι πολλοί Μικροελεγκτές δεν χρειάζονται κανένα άλλο ολοκληρωμένο κύκλωμα για να λειτουργήσουν.

Η ενσωμάτωση περιφερειακών σημαίνει ευκολότερη υλοποίηση εφαρμογών λόγω των απλούστερων διασυνδέσεων. Επίσης, οδηγεί σε χαμηλότερη κατανάλωση ισχύος, μεγιστοποιώντας τη φορητό ήτα και ελαχιστοποιεί το κόστος της συσκευής στην οποία ενσωματώνεται ο Μικροελεγκτής.

Μεγαλύτερη αξιοπιστία, και πάλι λόγω των λιγότερων διασυνδέσεων.

Μειωμένες εκπομπές ηλεκτρομαγνητικών παρεμβολών και μειωμένη ευαισθησία σε αντίστοιχες παρεμβολές από άλλες ηλεκτρικές και ηλεκτρονικές συσκευές. Το πλεονέκτημα αυτό προκύπτει από το μικρότερο αριθμό και μήκος εξωτερικών διασυνδέσεων καθώς και τις χαμηλότερες ταχύτητες λειτουργίας.

Περισσότεροι διαθέσιμοι ακροδέκτες για ψηφιακές εισόδους-εξόδους (για δεδομένο μέγεθος ολοκληρωμένου κυκλώματος), λόγω της μη δέσμευσής τους για τη σύνδεση εξωτερικών περιφερειακών. Μικρό μέγεθος συνολικού υπολογιστικού συστήματος. Η βασική αρχιτεκτονική των μικροελεκτών δεν διαφέρει από αυτή των κοινών μικροεπεξεργαστών, αν και στους πρώτους είναι απαντάται συχνά η αρχιτεκτονική μνήμης τύπου Harvard, η οποία χρησιμοποιεί διαφορετικές αρτηρίες σύνδεσης της μνήμης προγράμματος και της μνήμης δεδομένων (πχ οι σειρές AVR από την Atmel και PIC από την Microchip).

### 2.3 Συνήθη υποσυστήματα

Στον μικροεπεξεργαστή, το ολοκληρωμένο κύκλωμα που τον αποτελεί περιέχει μόνο την *Λογική και Αριθμητική Μονάδα* (ALU), στοιχειώδεις καταχωρητές (registers), προσωρινή μνήμη RAM πολύ υψηλής ταχύτητας (cache memory) και, κάποιες φορές, τον ελεγκτή μνήμης (memory controller). Όμως, για τη λειτουργία ενός πλήρους ενσωματωμένου υπολογιστικού συστήματος, απαιτούνται πολλά εξωτερικά υποσυστήματα και περιφερειακά. Τέτοια είναι:

1. Κύκλωμα συνδετικής λογικής (glue logic) για τη σύνδεση των εξωτερικών μνημών και άλλων περιφερειακών παράλληλης σύνδεσης στην αρτηρία δεδομένων (bus) του επεξεργαστή.
2. Μνήμη προγράμματος (τύπου ROM, FLASH, EPROM κλπ) η οποία περιέχει το λογισμικό του συστήματος. Σε κάποια μοντέλα, είναι δυνατό το κλείδωμα αυτής της μνήμης, μετά την εγγραφή της, ώστε να προστατευτεί το περιεχόμενό της από αντιγραφή.
3. Μεγάλο μέγεθος μνήμης RAM.
4. Μόνιμη μνήμη αποθήκευσης παραμέτρων λειτουργίας (τύπου EEPROM ή NVRAM) η οποία να μπορεί να γράφεται τον πυρήνα του μικροελεκτή. Αυτή η μνήμη έχει έναντι της FLASH, το πλεονέκτημα της δυνατότητας διαγραφής και εγγραφής οποιουδήποτε μεμονωμένου byte.
5. Κύκλωμα αρχικοποίησης (reset).
6. Διαχειριστή αιτήσεων διακοπής (interrupt request controller) από τα περιφερειακά.

7. Κύκλωμα επιτήρησης τροφοδοσίας (brown-outdetection) το οποίο παρακολουθεί την τροφοδοσία και αρχικοποιεί ολόκληρο το σύστημα όταν αυτή πέσει κάτω από τα ανεκτά όρια, προλαμβάνοντας έτσι την αλλοίωση των δεδομένων.
8. Κύκλωμα επιτήρησης λειτουργίας (watchdogtimer) το οποίο αρχικοποιεί το σύστημα, αν αυτό εμφανίσει σημάδια δυσλειτουργίας λόγω κολλήματος (hang).
9. Τοπικό ταλαντωτή για την παροχή παλμών χρονισμού (clock).
10. Έναν ή περισσότερους χρονιστές - απαριθμητές υψηλής ταχύτητας (hardwaretimer-counter) για τη δημιουργία καθυστερήσεων, μέτρηση διάρκειας γεγονότων, απαρίθμηση γεγονότων και άλλων λειτουργιών ακριβούς χρονισμού.
11. Ρολόι πραγματικού χρόνου (RealTimeClock, RTC) το οποίο τροφοδοτείται από ανεξάρτητη μπαταρία και γι' αυτό πρέπει να έχει πολύ χαμηλή κατανάλωση ρεύματος.
12. Σειρά ανεξάρτητων ψηφιακών εισόδων και εξόδων (ParallelInput-Output, PIO).
13. Γενικά, όλες οι οικογένειες μικροελεγκτών ενσωματώνουν τα περισσότερα από τα παραπάνω περιφερειακά, με διαφοροποιήσεις κυρίως στην ύπαρξη ή μη εσωτερικής μνήμης προγράμματος και στο είδος της.

Έτσι, υπάρχουν:

1. Μικροελεκτές χωρίς μνήμη προγράμματος, οι οποίοι χαρακτηρίζονται ως *ROM-less*. Αυτοί παρέχουν πάντοτε μια παράλληλη αρτηρία (bus) δεδομένων, πάνω στην οποία συνδέονται εξωτερικές μνήμες προγράμματος και RAM. Τέτοιοι τύποι μικροελεγκτών προορίζονται για πιο ισχυρά υπολογιστικά συστήματα ελέγχου, με μεγαλύτερες απαιτήσεις μνήμης.
2. Μικροελεκτές με μνήμη ROM, η οποία κατασκευάζεται με το λογισμικό της (Mask ROM) ή γράφεται μόνο μια φορά (One Time Programmable, OTP). Παρέχουν τη δυνατότητα πολύ χαμηλού κόστους, όταν αγοράζονται σε πολύ μεγάλες ποσότητες.
3. Μικροελεκτές με μνήμη FLASH, οι οποία μπορούν συνήθως να προγραμματιστεί πολλές φορές. Αυτή είναι η πιο διαδεδομένη κατηγορία. Συχνά ο προγραμματισμός της μνήμης μπορεί να γίνει ακόμη και πάνω στο κύκλωμα της ίδιας της ενσωματωμένης (embedded) εφαρμογής (δυνατότητα In Circuit Programming, ISP). Αυτοί οι Μικροελεκτές έχουν ουσιαστικά αντικαταστήσει τους παλαιότερους τύπους EPROM που έσβηναν με υπεριώδη ακτινοβολία (από το ειδικό τζαμάκι).

## 2.4 Συνήθη υποσυστήματα

Ανάλογα με την εφαρμογή για την οποία προορίζεται ένας Μικροελεγκτής, μπορεί να περιέχει και:

1. Μία ή περισσότερες ασύγχρονες σειριακές θύρες επικοινωνίας (Universal Asynchronous Receiver Transmitter, UART).
2. Σύγχρονες σειριακές θύρες επικοινωνίας (πχ IC, SPI, Ethernet).
3. Ολόκληρα υποσυστήματα για την άμεση υποστήριξη από υλικολογισμικό (firmware) των πιο σύνθετων πρωτοκόλλων επικοινωνίας όπως CAN, HDLC, ISDN, ADSL.
4. Μονάδα άμεσης εκτέλεσης πράξεων κινητής υποδιαστολής (Floating Point Processing Unit, FPU), η οποία είναι πάντοτε πιο γρήγορη από την ALU του επεξεργαστή. Τέτοιες μονάδες χαρακτηρίζουν τους Μικροελεγκτές με δυνατότητες ψηφιακής επεξεργασίας σήματος (Digital Signal Processing, DSP). Τα τελευταία χρόνια, με την ευρύτατη διάδοση των φορητών συσκευών ήχου και εικόνας, παρατηρείται μια τάση σύγκλισης των μικροελεγκτών με τους DSP.
5. Περισσότερες από μία εισόδους για μετατροπή αναλογικού σήματος σε ψηφιακό (Analog to Digital converter, ADC).
6. Μετατροπέα ψηφιακού σε αναλογικό σήμα (Digital to Analog converter, DAC).
7. Ελεγκτή οθόνης υγρών κρυστάλλων (Liquid Crystal Display, LCD).

Υποσύστημα προγραμματισμού πάνω στο κύκλωμα (τύπου ISP, βλ. παραπάνω). Χάρη σε αυτό το κύκλωμα, είναι δυνατός ο επαναπρογραμματισμός (αναβάθμιση λογισμικού) της εφαρμογής, συνδέοντας στη συσκευή μια εξωτερική συσκευή προγραμματισμού (συνήθως σε θύρα UARTRS-232) ή ακόμη και από το διαδίκτυο. Αυτή η δυνατότητα απαιτεί την προϋπαρξη λογισμικού υποδοχής (boots trap) μέσα στη μνήμη προγράμματος και επομένως δεν μπορεί να γίνει σε τελείως άδεια μνήμη προγράμματος.

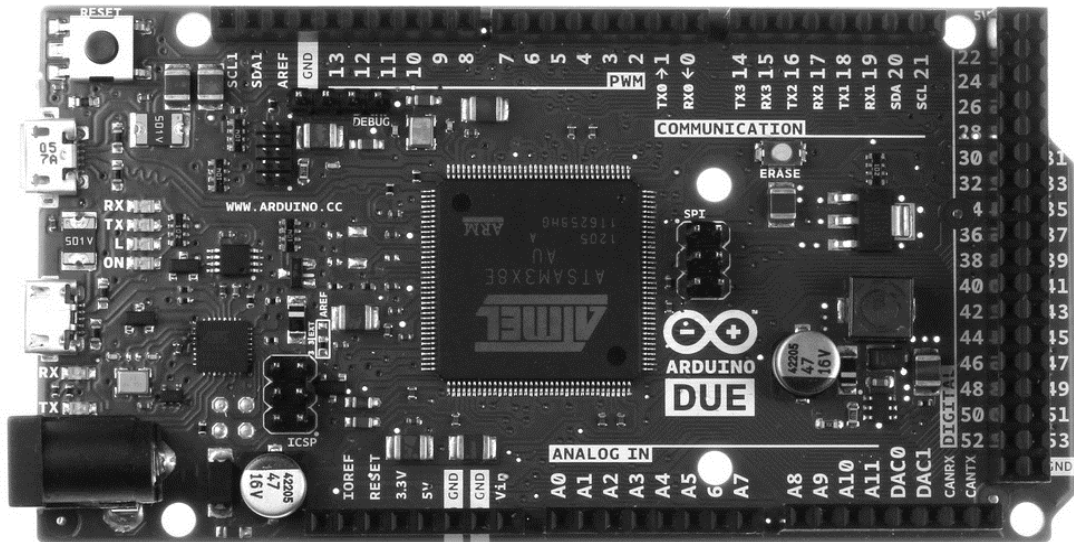
Υποσύστημα προγραμματισμού (τύπου ISP) και διάγνωσης (συνήθως είναι το καθιερωμένο πρότυπο JTAG). Χάρη σε αυτό, είναι δυνατός ο προγραμματισμός της μνήμης προγράμματος χωρίς να προαπαιτείται κάποιο πρόγραμμα υποδοχής. Γι αυτό το λόγο, είναι ιδιαίτερα χρήσιμο στον αρχικό προγραμματισμό, πχ κατά τη συναρμολόγηση, ή σε περίπτωση σφάλματος (bug) στο λογισμικό υποδοχής το οποίο να καθιστά αδύνατη την κανονική αναβάθμιση.

## 2.5 Πλατφόρμα Arduino

Το **Arduino** είναι μια υπολογιστική πλατφόρμα βασισμένη σε μια απλή μητρική πλακέτα με ενσωματωμένο μικροελεκτη και εισόδους/εξόδους, και η οποία μπορεί να προγραμματιστεί με τη γλώσσα Wiring (ουσιαστικά πρόκειται για τη C++ με κάποιες μετατροπές). Το Arduino μπορεί να χρησιμοποιηθεί για την ανάπτυξη ανεξάρτητων διαδραστικών αντικειμένων αλλά και να συνδεθεί με υπολογιστή μέσω προγραμμάτων σε Processing, Max/MSP, PureData, SuperCollider. Οι περισσότερες εκδόσεις του Arduino μπορούν να αγοραστούν προ-συναρμολογημένες· το διάγραμμα και πληροφορίες για το υλικό είναι ελεύθερα διαθέσιμα για αυτούς που θέλουν να συναρμολογήσουν το Arduino μόνοι τους.

## 2.6 Υλικό

Μία πλακέτα Arduino αποτελείται από ένα μικροελεκτη Atmel AVR (ATmega328 και ATmega168 στις νεότερες εκδόσεις, ATmega8 στις παλαιότερες) και συμπληρωματικά εξαρτήματα για την διευκόλυνση του χρήστη στον προγραμματισμό και την ενσωμάτωση του σε άλλα κυκλώματα. Όλες οι πλακέτες περιλαμβάνουν ένα γραμμικό ρυθμιστή τάσης 5V και έναν κρυσταλλικό ταλαντωτή 128KHz-84MHz (ή κεραμικό αντηχητή σε κάποιες παραλλαγές). Ο Μικροελεκτης είναι από κατασκευής προγραμματισμένος με ένα *bootloader*, έτσι ώστε να μην χρειάζεται εξωτερικός προγραμματιστής. Γενικά όλες οι πλακέτες είναι προγραμματισμένες μέσω μιας σειριακής σύνδεσης RS-232, αλλά ο τρόπος με τον οποίο αυτό υλοποιείται ποικίλλει ανάλογα με την έκδοση. Οι σειριακές πλακέτες Arduino περιέχουν ένα απλό κύκλωμα αντιστροφής για την μετατροπή ανάμεσα στα σήματα των επιπέδων RS-232 και TTL. Οι πλακέτες Arduino που κυκλοφορούν σήμερα στην αγορά, συμπεριλαμβανόμενης και του DUE, προγραμματίζονται μέσω USB, εφαρμόζοντας ένα τσίππροσαρμογέα USB-to-serial όπως το FTDI FT232. Κάποιες παραλλαγές, όπως το Arduino mini και το ανεπίσημο Boarduino, χρησιμοποιούν προσαρμογέα USB-to-serial σε μορφή πλακέτας ή καλωδίου.



Σχήμα 2.14 Arduino DUE

Η πλακέτα του Arduino έχει εκτεθειμένες τις περισσότερες επαφές εισόδου/εξόδου για χρήση με άλλα κυκλώματα. Το DUE, για παράδειγμα, παρέχει 53 ψηφιακές επαφές εισόδου/εξόδου, από τις οποίες οι 11 μπορούν να παράξουν σήματα PWM, και 13 αναλογικές εισόδους. Αυτές οι επαφές είναι διαθέσιμες στην κορυφή της πλακέτας μέσω θηλυκών συνδέσεων μεγέθους 0,1 ιντσών. Διάφορες plug-in πλακέτες εφαρμογών γνωστές σαν “shields” είναι, επίσης, διαθέσιμες στο εμπόριο. Οι συμβατές με το Arduino πλακέτες Barebones και Boarduino διαθέτουν αρσενικές επαφές στην κάτω πλευρά της πλακέτας για να μπορούν να συνδεθούν με πλακέτες που δεν χρειάζονται συγκολλήσεις.

## 2.7 Λογισμικό

Το IDE του Arduino είναι γραμμένο σε Java και μπορεί να τρέξει σε πολλαπλές πλατφόρμες. Περιλαμβάνει επεξεργαστή κώδικα (επεξεργαστή κειμένου με διάφορα εύχρηστα εργαλεία) και μεταγλωττιστής και έχει την ικανότητα να φορτώνει εύκολα το πρόγραμμα μέσω σειριακής θύρας από τον υπολογιστή στην πλακέτα. Το περιβάλλον ανάπτυξης είναι βασισμένο στην Processing, ένα περιβάλλον ανάπτυξης σχεδιασμένο να εισαγάγει στον προγραμματισμό καλλιτέχνες μη εξοικειωμένους με την ανάπτυξη λογισμικού. Η συγκεκριμένη γλώσσα προγραμματισμού προέρχεται από την Wiring, μια γλώσσα που μοιάζει με την C η οποία παρέχει παρόμοια λειτουργικότητα για μια πιο περιορισμένης σχεδίασης πλακέτα, της οποίας το περιβάλλον ανάπτυξης βασίζεται επίσης στην Processing.



## 3<sup>ο</sup> ΚΕΦΑΛΑΙΟ

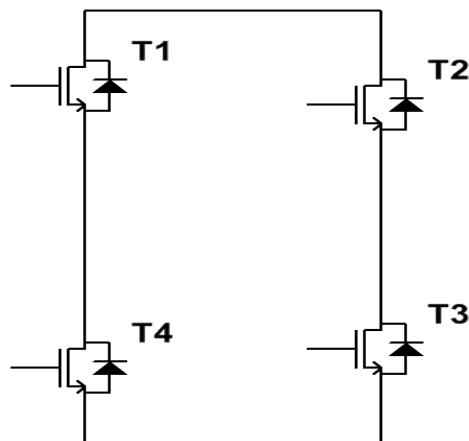
### “ ΚΥΚΛΩΜΑΤΑ ΙΣΧΥΟΣ ”

#### 3.1 Εισαγωγή

Ο αντιστροφέας είναι ένας μετατροπέας ο οποίος μπορεί να μετατρέψει μία πηγή συνεχούς τάσης σε εναλλασσόμενη. Επιπλέον μπορεί να ελέγχει την τάση εξόδου όπως και την συχνότητα. Πολλές φορές χρησιμοποιείται ώστε να μετασχηματίσει ένα πολυφασικό σύστημα σε ένα άλλο πολυφασικό για την λειτουργία η των έλεγχο της συσκευής.

#### 3.2 Μετατροπέας Σ.Ρ. – Ε.Ρ

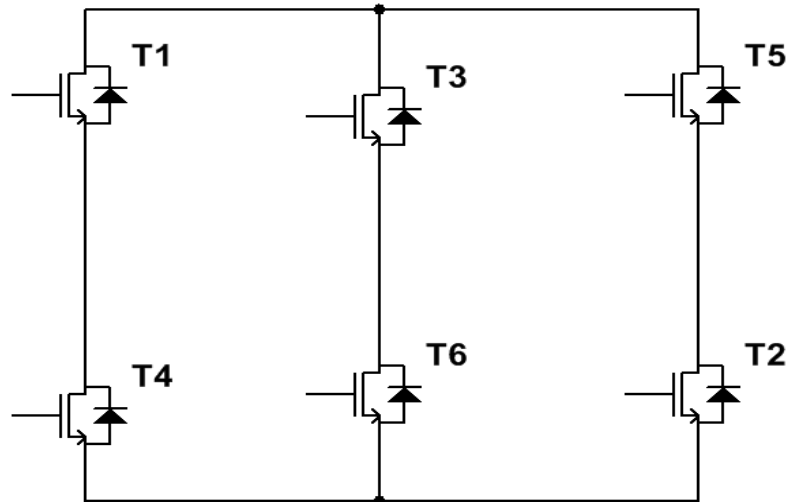
##### 3.2.1 Μονοφασικός Αντιστροφέας



Σχήμα 3.15 Μονοφασικός Αντιστροφέας

Αποτελείται από τέσσερα τρανζίστορ και τέσσερις διόδους ελεύθερης ροής.

### 3.2.2 Τριφασικός Αντιστροφέας

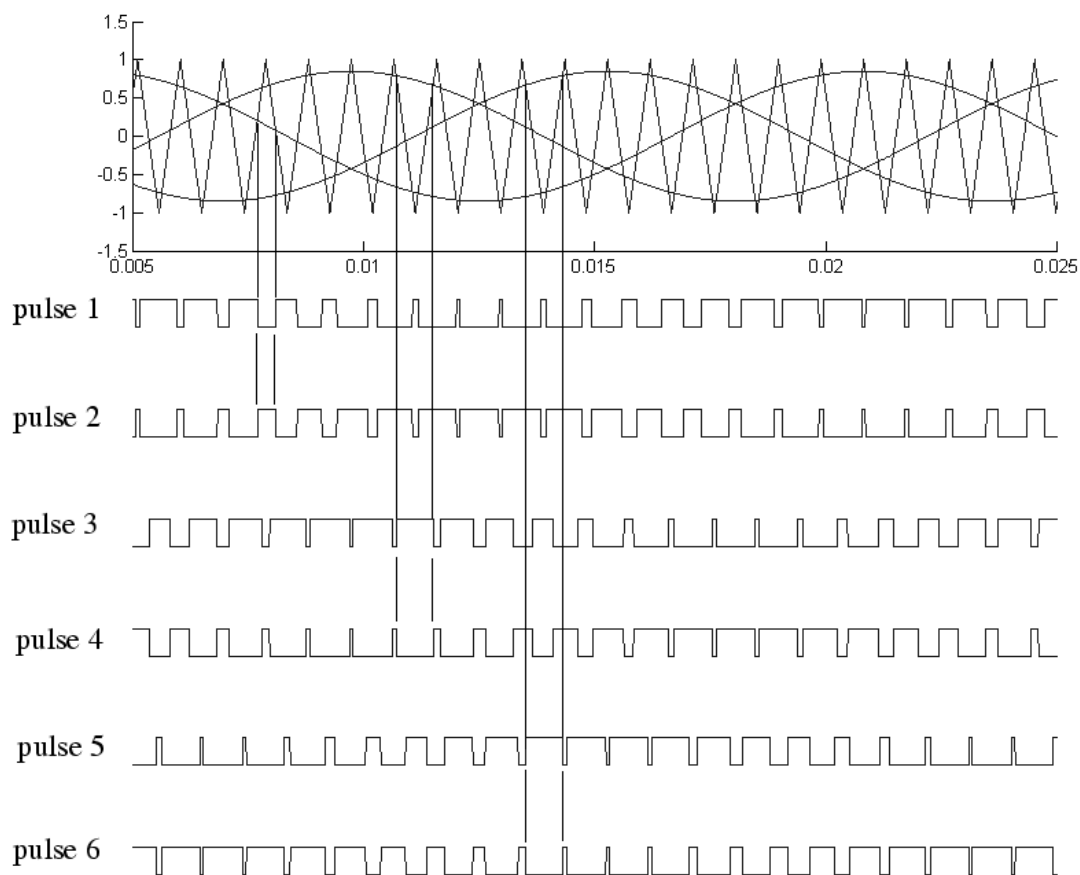


Σχήμα 3.16 Τριφασικός Αντιστροφέας

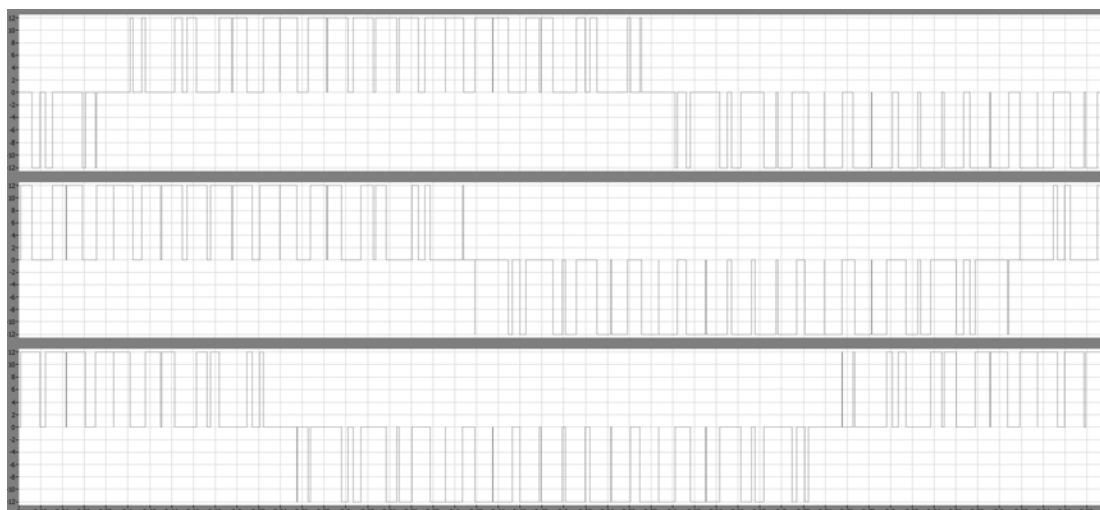
Αποτελείται από έξι τρανζίστορ και έξι διόδους ελεύθερης ροής.

### 3.3 Μετατροπέας Σ.Ρ. – Ε.Ρ

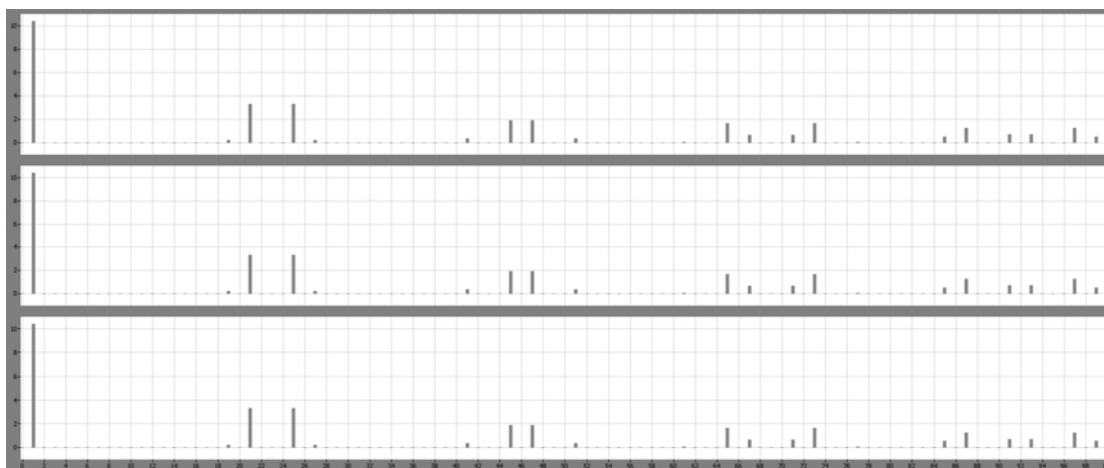
Η παραγωγή σημάτων γίνεται με την σύγκριση ενός carrier wave το οποίο είναι υψηλής συχνότητας ώστε να εξαλείψουμε της αρμονικές που δημιουργούνται. Η συχνότητα αυτού του σήματος είναι από αρκετά KHz μέχρι μερικά MHz. Το carrier wave το συγκρίνουμε με τρία ημίτονα τα οποία μεταξύ τους έχουν διαφορά φάσης 120 μοίρες. Από αυτή την σύγκριση παράγονται 3 παλμοί οι οποίοι μέσω του κυκλώματος οδήγησης θα πάνε στα άνω τρανζίστορ της γέφυρας. Έπειτα για την τροφοδότηση των κάτω τρανζίστορ χρησιμοποιήσουν λογικά κυκλώματα (Logic NOT) ή με χρήση αναστρέφον κυκλώματος με την χρήση τελεστικού ενισχυτή. Με αυτό τον τρόπο παράγονται η αντίστοιχη παλμοί για να οδηγηθούν στα κάτω τρανζίστορ της γέφυρας.



Σχήμα 3.17 Σήματα ενός τριφασικού αντιστροφέα



Σχήμα 3.18 Έξοδος αντιστροφέα SPWM

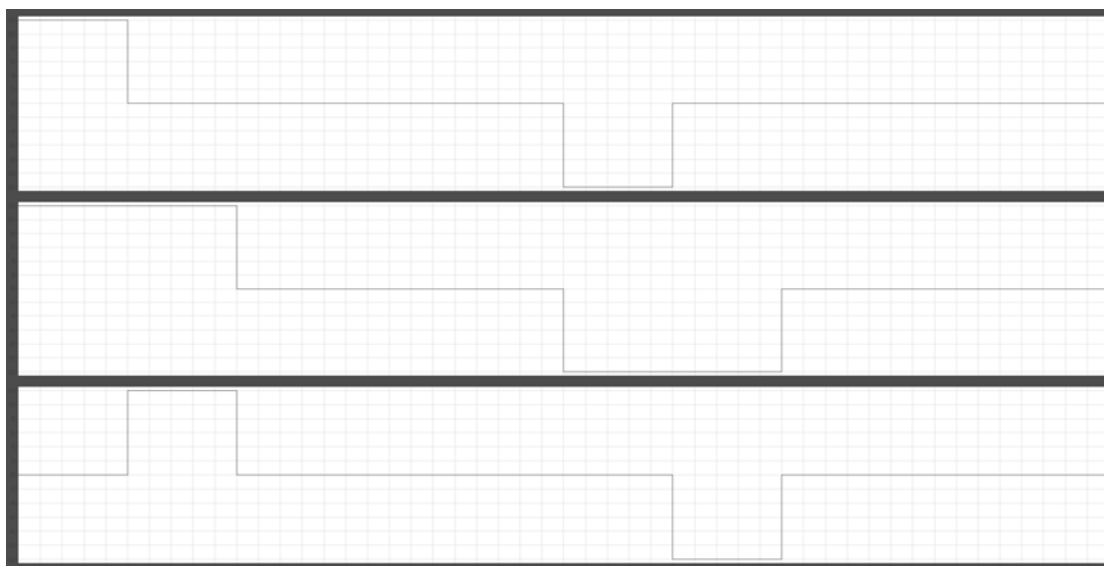


Σχήμα 3.19 Ανάλυσης Fourier της τάσεις εξόδου SPWM

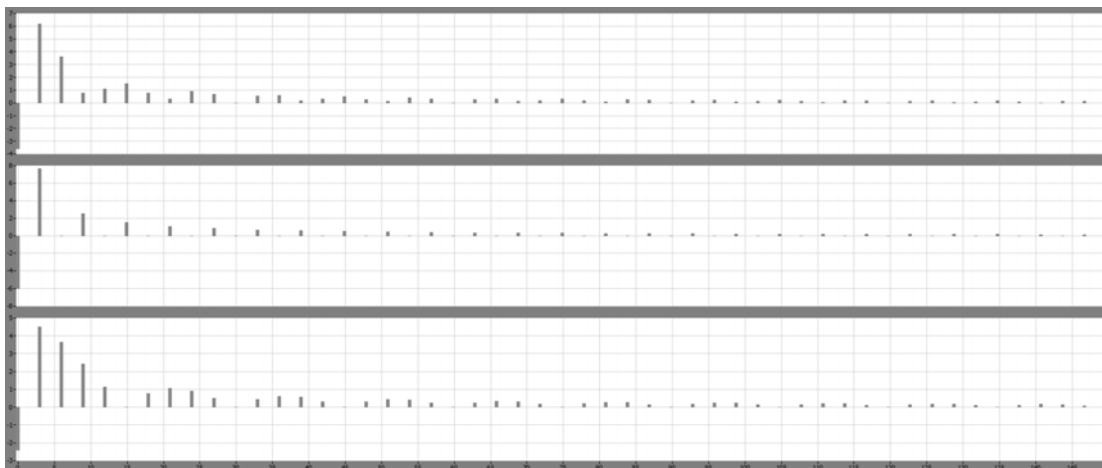
Το σήμα έχει δια κοπτική συχνότητα 23 Hz. Δηλαδή αυτό σημαίνει ότι έχουμε σε κάθε φάση έχουμε 23 παλμούς. Η θεμελιώδη αρμονική είναι στον 1 κύκλω. Αντίστοιχα η πρώτη αρμονική είναι στους 21 κύκλους η δεύτερη στους 25 κύκλους. Η πρώτη θεμελιώδη είναι σε αρκετά μεγάλη συχνότητα κατά συνέπια το φίλτρο που θα χρειαστεί θα είναι πολύ μικρότερο.

### 3.4 Σήματα ελέγχου τριφασικού αντιστροφέα (Pulse)

Με την χρήση απλού παλμού στα τρανζίστορ παρατηρούμε ότι το η δημιουργία simulate ημιτόνου είναι πολύ πιο δύσκολη. Χρηζόμαστε πολύ μεγάλο φίλτρο. Όπως παρατηρούμαι η πρώτη θεμελιώδης είναι στους 6 κύκλους και η δεύτερη στους 9 κύκλους.



Σχήμα 3.20 Έξοδος αντιστροφέα



Σχήμα 3.21 Ανάλυσης Fourier της τάσεις εξόδου Pulse

## 4<sup>ο</sup> ΚΕΦΑΛΑΙΟ

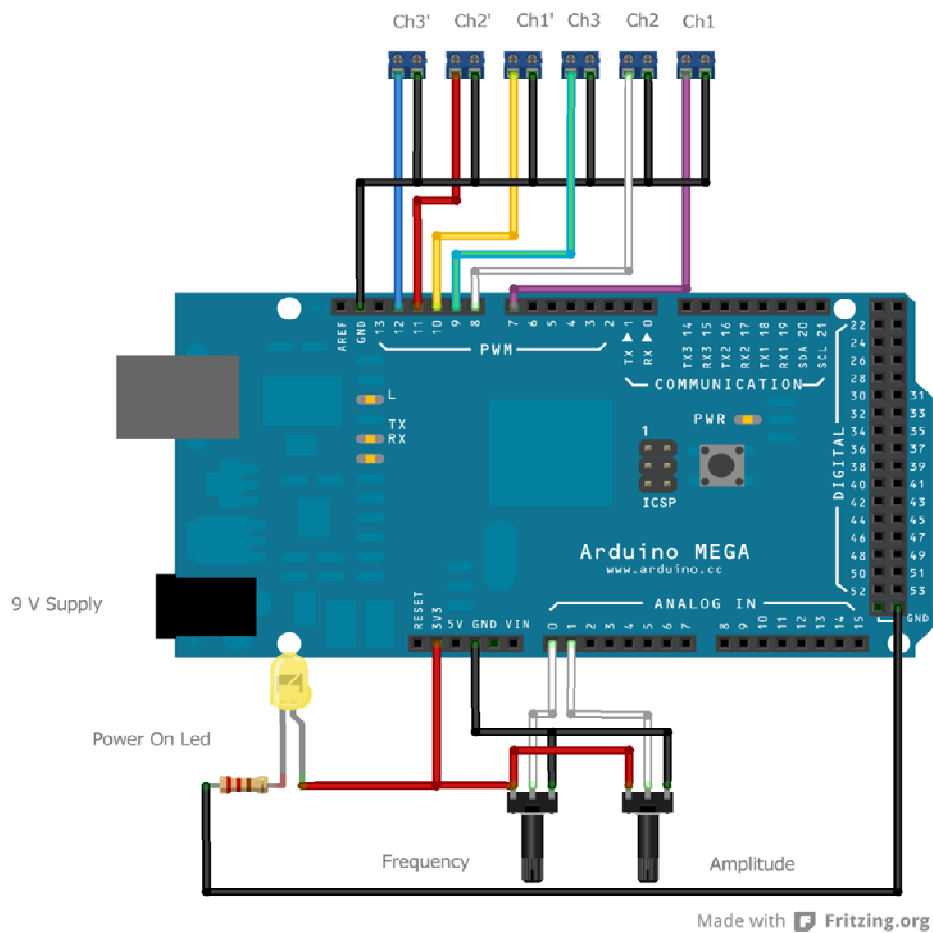
### “ΚΥΚΛΩΜΑ ΕΛΕΓΧΟΥ”

#### 4.1 Εισαγωγή

Το κύκλωμα ελέγχου αποτελείται από ένα σύστημα το οποίο παράγει μια κατάλληλη σειρά παλμών ώστε να οδηγήσουνε τους ημιαγωγούς. Η κατασκευή παλμών λέγεται PWM (Pulse Width Modulation). Το PWM παράγεται μέσο της σύγκρισης ενός ημίτονου και ένα τριγώνου ή πριονωτού κύματος. Στην περίπτωση που έχουμε ένα πολυφασικό σύστημα θα έχουμε n ημίτονα.

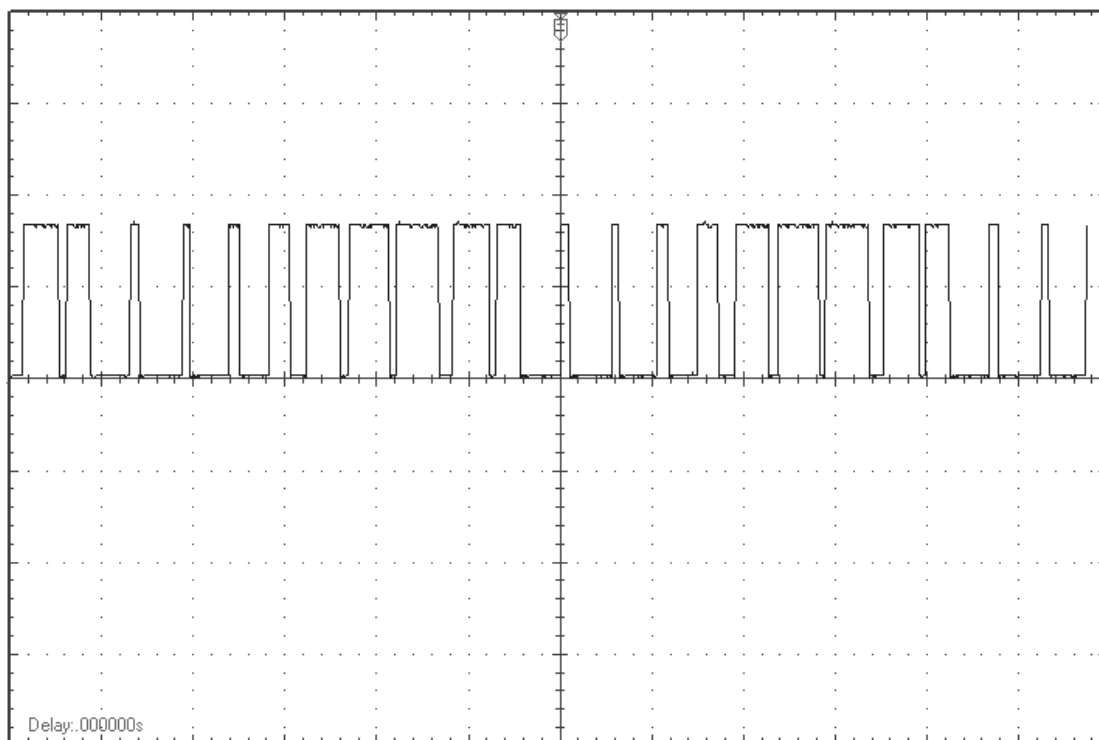
#### 4.2 Ανάλυση Προγράμματος

Για την παραγωγή παλμών για την έναυση των τρανζίστορ χρησιμοποιήσαμε την τεχνική SPWM. Ορίσαμε για κάθε σήμα 180 τιμές. Αναλυτικότερα τα σημεία προκύψανε από των παρακάτω τύπο  $S_n = \sin(2 * \pi * i)$ . Όπου n ο αριθμός του ημίτονου και i είναι η τιμές από 0, 2, 4, ... 360. Για την παραγωγή του τρίγωνου χρησιμοποιήθηκε η πριονωτή συνάρτηση  $tr = tr + k$  όπου k από -1 έως 1 με βήμα 0,1. Επιπλέον έχουμε 2 εισόδους όπου η μια εισάγει το πλάτος του ημίτονου ενώ η δεύτερη την συχνότητα και εισάγονται στις μεταβλητές a, f αντίστοιχα. Ύστερα πολλαπλασιάζεται το a με το  $S_n$  και προκύπτει μια νέα τιμή  $S_n' = a * S_n$  η οποία είναι μικρότερη κατά a. Τέλος το  $S_n'$  συγκρίνεται με το tr που είναι η τιμές του τριγώνου  $S_n' > tr$  τότε ανοίγει τα άνω τρανζίστορ ενώ στην αντίθετη συνθήκη ανοίγει τα κάτω.

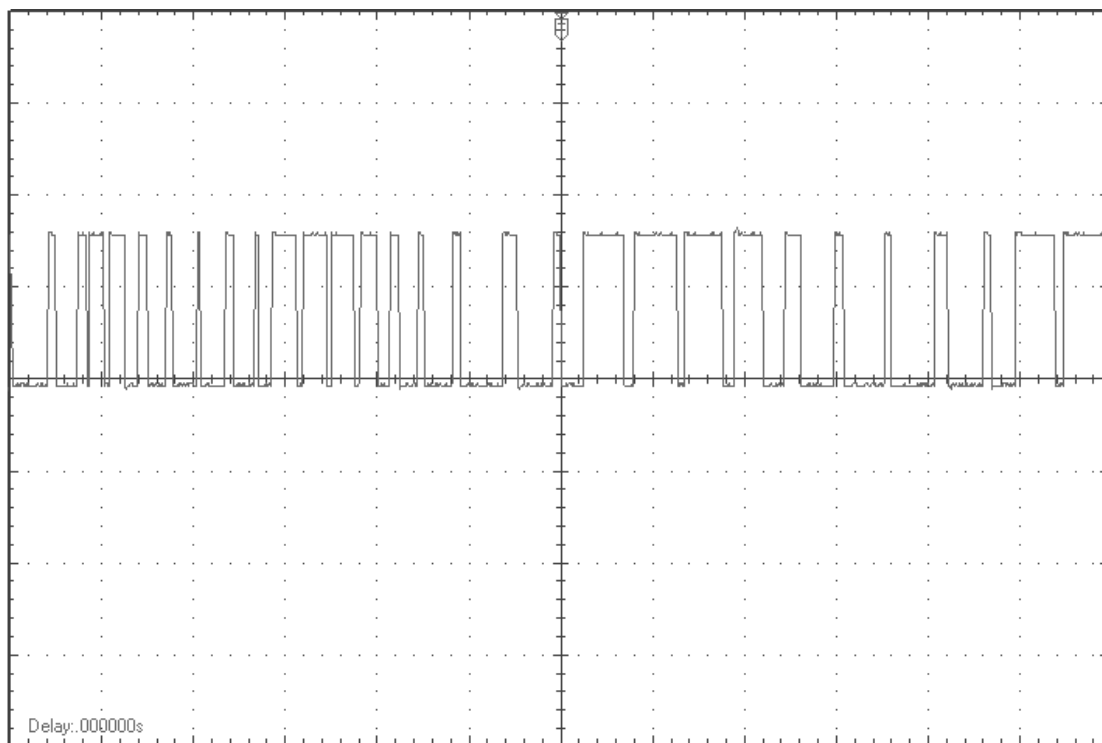


Σχήμα 4.22 Κύκλωμα ελέγχου

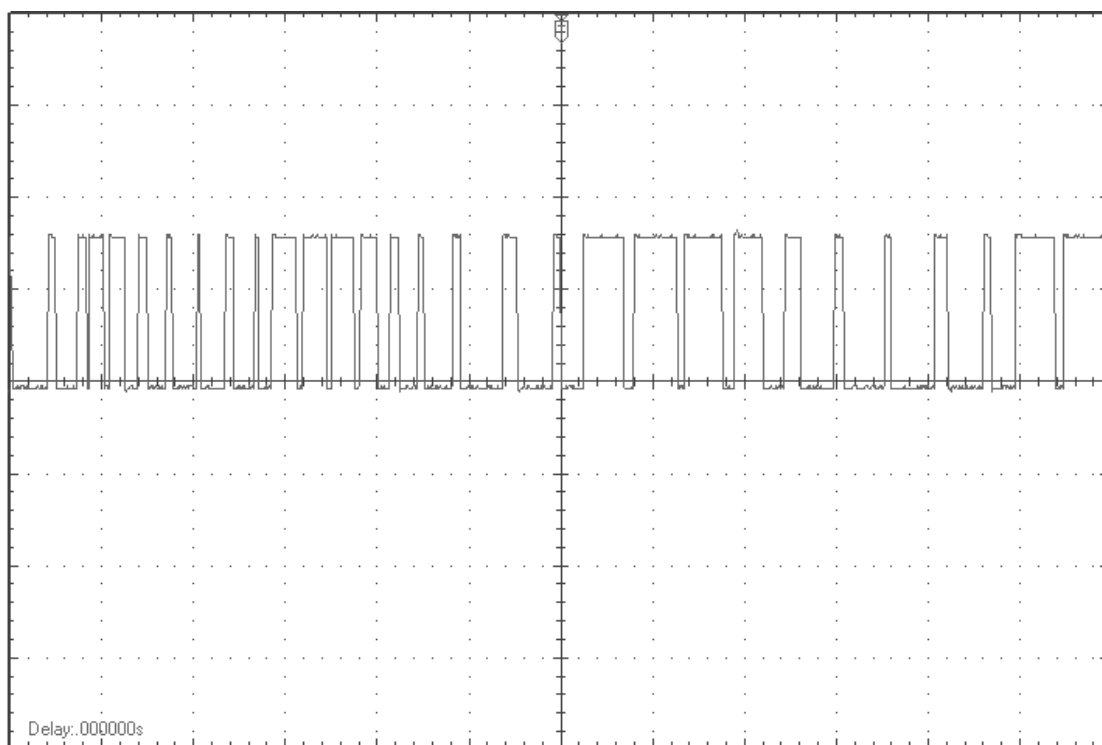
### 4.3 Έξοδοι Σύγκρισης



Σχήμα 4.23 Έξοδος Πρώτης Φάσης

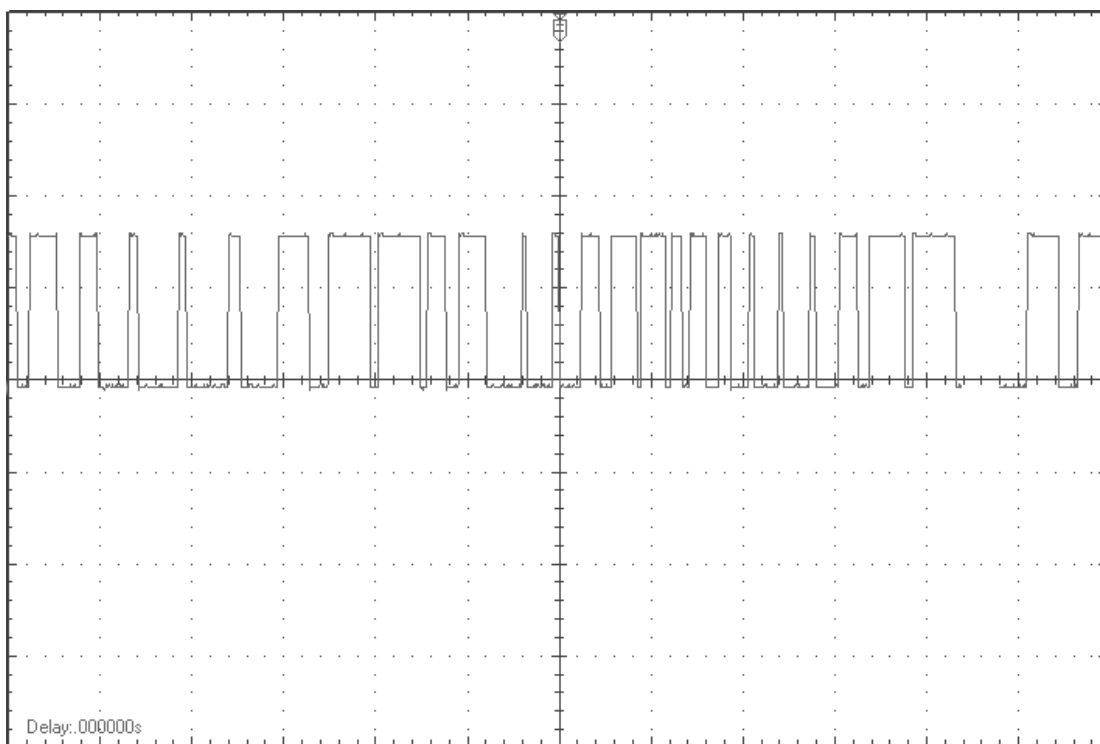


Σχήμα 4.24 Έξοδος Πρώτης Φάσης Συμμετρική  
Τα σήματα ελέγχου της πρώτης φάσης με πλάτος 0.9

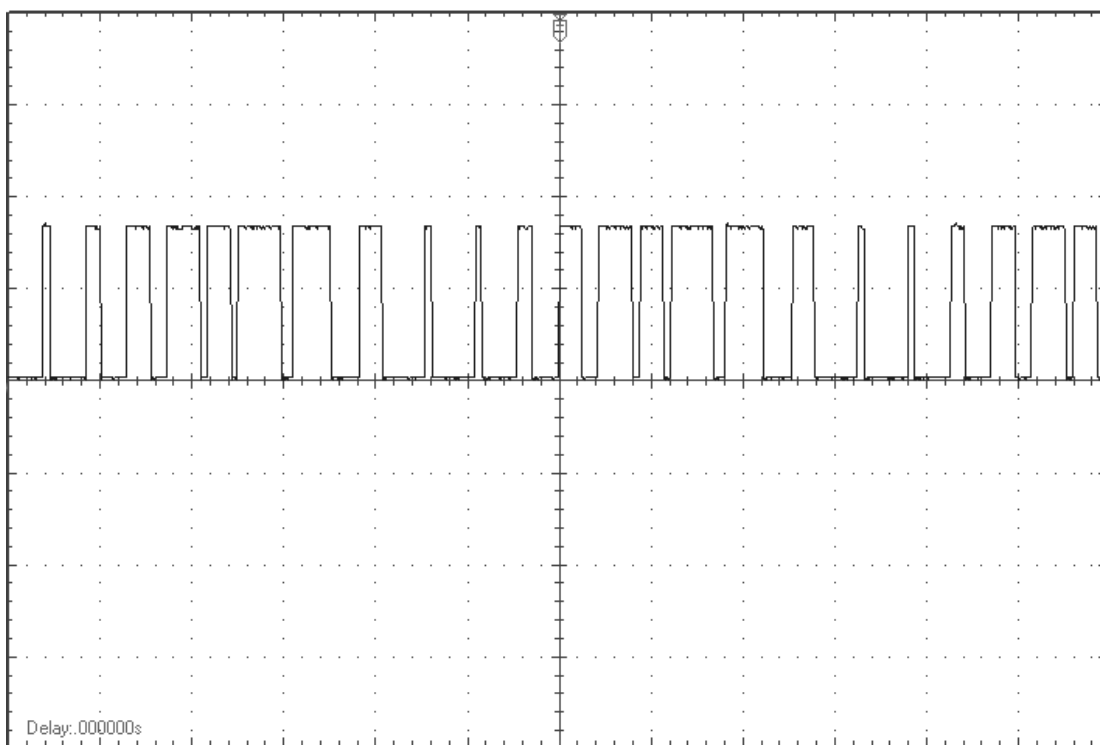


Σχήμα 4.25 Έξοδος Δεύτερης Φάσης

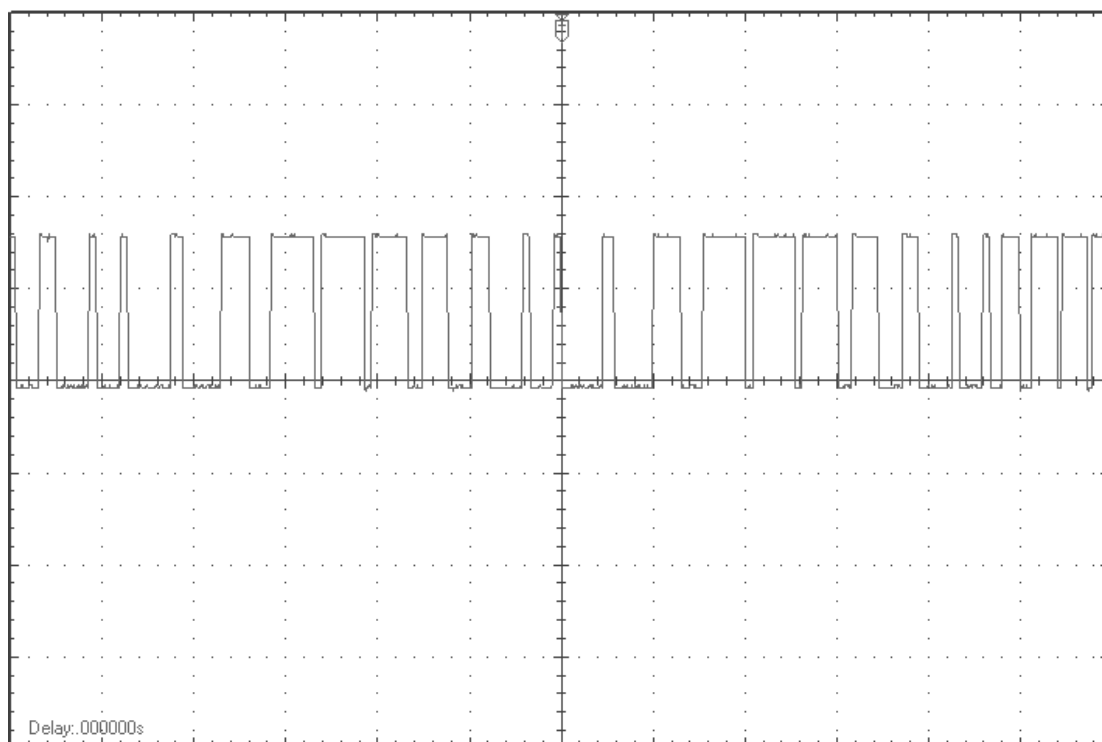




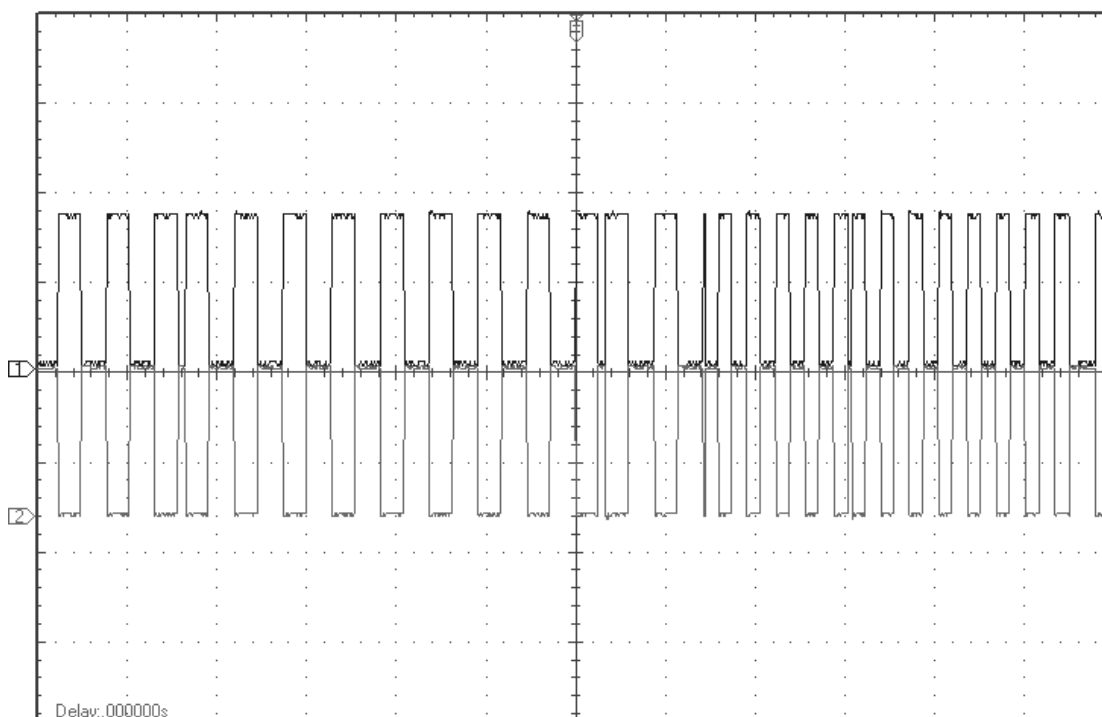
Σχήμα 4.26 Έξοδος Δεύτερης Φάσης Συμμετρική  
 Τα σήματα ελέγχου της δεύτερης φάσης με πλάτος 0.9



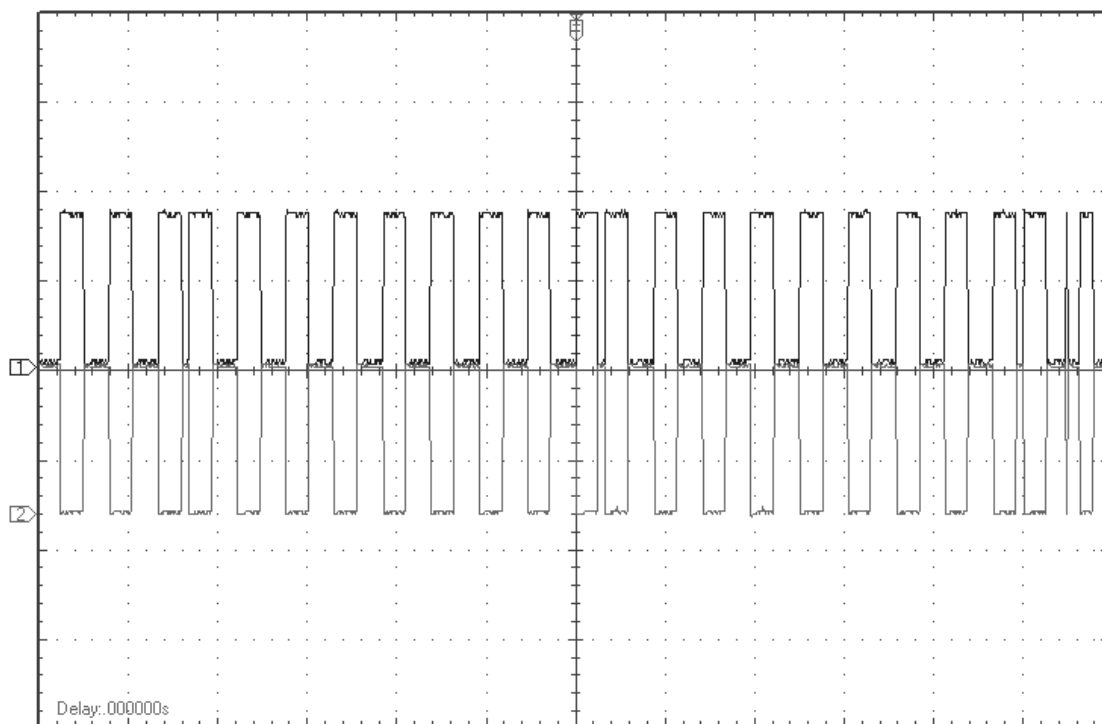
Σχήμα 4.27 Έξοδος Τρίτης Φάσης



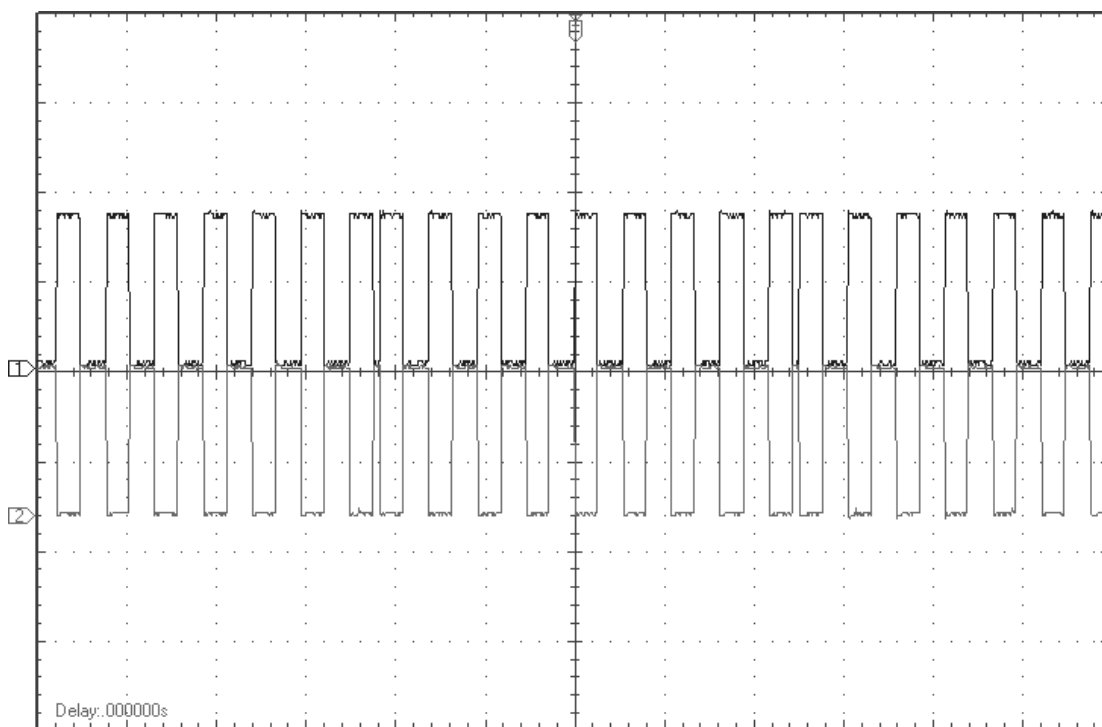
Σχήμα 4.28 Έξοδος Τρίτης Φάσης Συμμετρική  
 Τα σήματα ελέγχου της τρίτης φάσης με πλάτος 0.9



Σχήμα 4.29 Έξοδος PWM 1 – PWM 1'

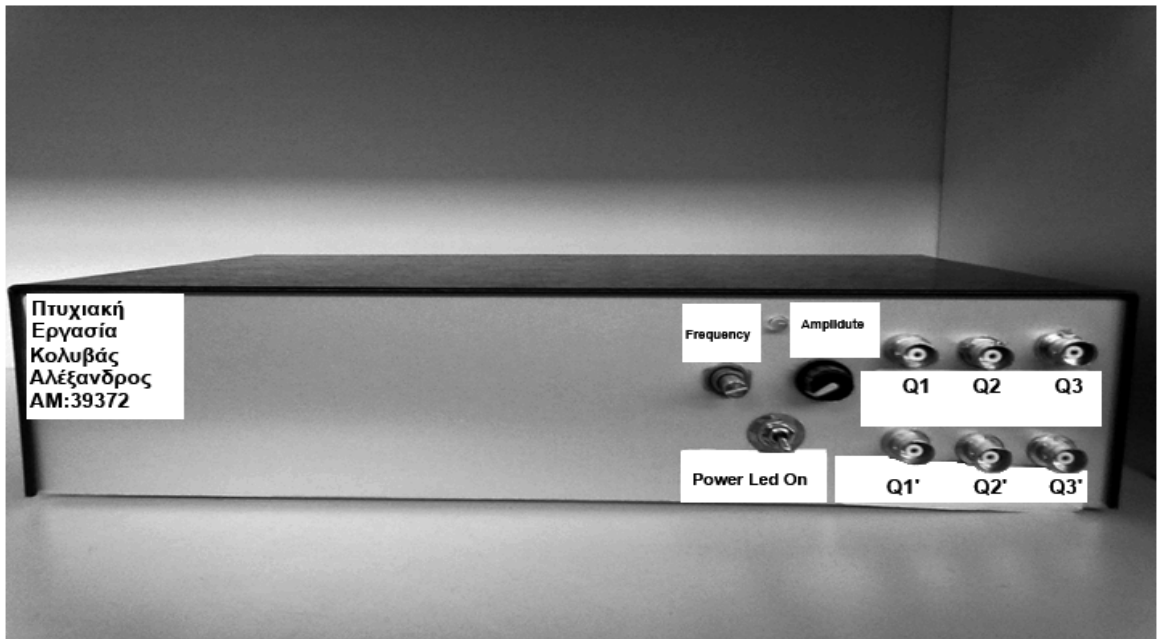


Σχήμα 4.30 Έξοδος PWM 2 – PWM 2'



Σχήμα 4.31 Έξοδος PWM 3 – PWM 3'

Τα σήματα ελέγχου σε κοινούς άξονες με πλάτος 0.5



Σχήμα 4.32 Πρόσωση συσκευής παραγωγής παλμών

## **ΒΙΒΛΙΟΓΡΑΦΙΑ**

- [1] Στέφανος Μανιάς ‘Ηλεκτρονικά Ισχύος’ συμμεων2007
- [2] S.B.Dewan and a Stranghen “Power Semiconductor circuits” John Wiley 1975
- [3] B.D. Bedford and R.G. Hoft “Principles of Inverter Circuits” John Wiley 1964
- [4] B.M bird and K.G. King “An introduction to Power Electronics” John Wiley 1983
- [5] C.W. Lander “Power Electronics” McGraw-Hill 1988
- [6] P.D. Ziogas “Power Electronics course note” Concordia University Montreal 1980
- [7] P.Wood “switching Power Converters” Van Nostrand Reinhold 1981
- [8] R.S.Ramshaw “Power Electronics” Chapman and Hall 1973
- [9] A.N.Σαφάκας“Ηλεκτρονικά Ισχύος” Διδακτικών βιβλίων 1985
- [10] R.G.Hoft “Semiconductor Power Electronics” Van Nostrand and Reinhold 1986
- [11] K.J.Kassakian F.M. Schlecht and C.G. Verghese G.C. “Principles of Power Electrnics” Massachusetts Addison Wsley 1992
- [12] D.A. Bradley “Power Electronics” Chapman and Hall 1987
- [13] N.Mohan “Power Electronics and Variable Frequency Drivers” New York Jonh Wiley and Sons
- [14] Angelo, E.J. Jr., Electronics: BJTs, FETs and Microcircuits, McGraw-Hill Book Co., NY, 1969.
- [15] Aseltine, J.A., Transform Method in Linear System Analysis, McGraw-Hill Book Co., NY, 1958.
- [16] Lancaster, D., Lancaster’s Active Filter Cookbook, 2nd ed., Butterworth-Heinemann, 1996.
- [17] Millman, J., Microelectronics, McGraw-Hill Book Co., NY, 1979.
- [18] Yang, E.S., Microelectronic Devices, McGraw-Hill Book Co., NY, 1988.

# ΠΑΡΑΡΤΗΜΑ 1

## 1 Πρόγραμμα Arduino

```
double s1[181]={ };
double s2[181]={ };
double s3[181];
double tr[181]={ };
int i=1;
double a=0.9 ;
float f=1;
float a1;
void setup()
{
pinMode(7,OUTPUT);//transistor 1
pinMode(8,OUTPUT); //transistor 3
pinMode(9,OUTPUT); //transistor 5
pinMode(10,OUTPUT); //transistor 4
pinMode(11,OUTPUT); //transistor 6
pinMode(12,OUTPUT); //transistor 2
pinMode(0,INPUT); //Frequency
pinMode(1,INPUT);//Amplitude
}
void loop()
{
if(a*s1[i]>=tr[i])
{
digitalWrite(7,LOW);
digitalWrite(10,HIGH);
}
else if(a*s1[i]<tr[i])
{
digitalWrite(10,LOW);
```

```

digitalWrite(7,HIGH);
}
if(a*s2[i]>=tr[i])
{
digitalWrite(8,LOW);
digitalWrite(11,HIGH);
}
else if(a*s2[i]<tr[i])
{
digitalWrite(11,LOW);
digitalWrite(8,HIGH);
}
if(a*s3[i]>=tr[i])
{
digitalWrite(9,LOW);
digitalWrite(12,HIGH);
}
else if(a*s3[i]<tr[i])
{
digitalWrite(12,LOW);
digitalWrite(9,HIGH);
}
delayMicroseconds(f);
i=i+1;
if(i>181)
{
i=1;
f=map(analogRead(0),0,676,40,5000);//80 Hz~9 Hz
a1=analogRead(1);
a=(a1/676);
}
}

```

## ΠΑΡΑΡΤΗΜΑ 2

### 1 Υλικά

Τύπος	Ποσότητα
Arduino	1
Αντίσταση	2
LedYellow	1
Ποτενσιόμετρο	2
BNC Female	6
Supply	1
Switch	1

### 2 (Datasheet Arduino Due)



## Features

- Core
  - ARM® Cortex®-M3 revision 2.0 running at up to 84 MHz
  - Memory Protection Unit (MPU)
  - Thumb®-2 Instruction set
  - 24-bit SysTick Counter
  - Nested Vector Interrupt Controller
- Memories
  - From 256 to 512 Kbytes embedded Flash, 128-bit wide access, memory accelerator, dual bank
  - From 32 to 100 Kbytes embedded SRAM with dual banks
  - 16 Kbytes ROM with embedded bootloader routines (UART, USB) and IAP routines
  - Static Memory Controller (SMC): SRAM, NOR, NAND support. NAND Flash controller with 4-kbyte RAM buffer and ECC
- System
  - Embedded voltage regulator for single supply operation
  - POR, BOD and Watchdog for safe reset
  - Quartz or ceramic resonator oscillators: 3 to 20 MHz main and optional low power 32.768 kHz for RTC or device clock.
  - High precision 8/12 MHz factory trimmed internal RC oscillator with 4 MHz Default Frequency for fast device startup
  - Slow Clock Internal RC oscillator as permanent clock for device clock in low power mode
  - One PLL for device clock and one dedicated PLL for USB 2.0 High Speed Mini Host/Device
  - Temperature Sensor
  - Up to 17 peripheral DMA (PDC) channels and 6-channel central DMA plus dedicated DMA for High-Speed USB Mini Host/Device and Ethernet MAC
- Low Power Modes
  - Sleep and Backup modes, down to 2.5 µA in Backup mode.
  - Backup domain: VDDBU pin, RTC, eight 32-bit backup registers
  - Ultra Low-power RTC
- Peripherals
  - USB 2.0 Device/Mini Host: 480 Mbps, 4-kbyte FIFO, up to 10 bidirectional Endpoints, dedicated DMA
  - Up to 4 USARTs (ISO7816, IrDA®, Flow Control, SPI, Manchester and LIN support) and one UART
  - 2 TWI (I2C compatible), up to 6 SPIs, 1 SSC (I2S), 1 HSMCI (SDIO/SD/MMC) with up to 2 slots
  - 9-Channel 32-bit Timer/Counter (TC) for capture, compare and PWM mode, Quadrature Decoder Logic and 2-bit Gray Up/Down Counter for Stepper Motor
  - Up to 8-channel 16-bit PWM (PWMC) with Complementary Output, Fault Input, 12-bit Dead Time Generator Counter for Motor Control
  - 32-bit Real Time Timer (RTT) and RTC with calendar and alarm features
  - 16-channel 12-bit 1Msps ADC with differential input mode and programmable gain stage
  - One 2-channel 12-bit 1 MSPS DAC
  - One Ethernet MAC 10/100 (EMAC) with dedicated DMA
  - Two CAN Controller with eight Mailboxes
  - One True Random Number Generator (TRNG)
  - Write Protected Registers
- I/O
  - Up to 103 I/O lines with external interrupt capability (edge or level sensitivity), debouncing, glitch filtering and on-die Series Resistor Termination
  - Up to Six 32-bit Parallel Input/Outputs (PIO)
- Packages
  - 100-lead LQFP, 14 x 14 mm, pitch 0.5 mm
  - 100-ball LFBGA, 9 x 9 mm, pitch 0.8 mm
  - 144-lead LQFP, 20 x 20 mm, pitch 0.5 mm
  - 144-ball LFBGA, 10 x 10 mm, pitch 0.8 mm



**AT91SAM**  
**ARM-based**  
**Flash MCU**

**SAM3X**  
**SAM3A**  
**Series**

11057B-ATARM-28-May-12





## 1. SAM3X/A Description

Atmel's SAM3X/A series is a member of a family of Flash microcontrollers based on the high performance 32-bit ARM Cortex-M3 RISC processor. It operates at a maximum speed of 84 MHz and features up to 512 Kbytes of Flash and up to 100 Kbytes of SRAM. The peripheral set includes a High Speed USB Host and Device port with embedded transceiver, an Ethernet MAC, 2x CANs, a High Speed MCI for SDIO/SD/MMC, an External Bus Interface with NAND Flash controller, 5x UARTs, 2x TWIs, 4x SPIs, as well as 1 PWM timer, 9x general-purpose 32-bit timers, an RTC, a 12-bit ADC and a 12-bit DAC.

The SAM3X/A series is ready for capacitive touch thanks to the QTouch library, offering an easy way to implement buttons, wheels and sliders.

The SAM3X/A architecture is specifically designed to sustain high speed data transfers. It includes a multi-layer bus matrix as well as multiple SRAM banks, PDC and DMA channels that enable it to run tasks in parallel and maximize data throughput.

It operates from 1.62V to 3.6V and is available in 100- and 144-pin QFP and LFBGA packages.

The SAM3X/A devices are particularly well suited for networking applications: industrial and home/building automation, gateways.

### 1.1 Configuration Summary

The SAM3X/A series devices differ in memory sizes, package and features list. Table 1-1 below summarizes the configurations.

**Table 1-1.** Configuration Summary

Feature	SAM3X8E	SAM3X8C	SAM3X4E	SAM3X4C	SAM3A8C	SAM3A4C
Flash	2 x 256 Kbytes	2 x 256 Kbytes	2 x 128 Kbytes	2 x 128 Kbytes	2 x 256 Kbytes	2 x 128 Kbytes
SRAM	64 + 32 Kbytes	64 + 32 Kbytes	32 + 32 Kbytes	32 + 32 Kbytes	64 + 32 Kbytes	32 + 32 Kbytes
Nand Flash Controller (NFC)	Yes	-	Yes	-	-	-
NFC SRAM <sup>(1)</sup>	4K bytes	-	4K bytes	-	-	-
Package	LQFP144 LFBGA144	LQFP100 LFBGA100	LQFP144 LFBGA144	LQFP100 LFBGA100	LQFP100 LFBGA100	LQFP100 LFBGA100
Number of PIOs	103	63	103	63	63	63
SHDN Pin	Yes	No	Yes	No	No	No
EMAC	MII/RMII	RMII	MII/RMII	RMII	-	-
External Bus Interface	16-bit data, 8 chip selects, 23-bit address	-	16-bit data, 8 chip selects, 23-bit address	-	-	-
SDRAM Controller	-	-	-	-	-	-
Central DMA	6	4	6	4	4	4
12-bit ADC	16 ch. <sup>(2)</sup>	16 ch. <sup>(2)</sup>	16 ch. <sup>(2)</sup>	16 ch. <sup>(2)</sup>	16 ch. <sup>(2)</sup>	16 ch. <sup>(2)</sup>
12-bit DAC	2 ch.	2 ch.	2 ch.	2 ch.	2 ch.	2 ch.
32-bit Timer	g <sup>(3)</sup>	g <sup>(3)</sup>	g <sup>(3)</sup>	g <sup>(3)</sup>	g <sup>(3)</sup>	g <sup>(3)</sup>
PDC Channels	17	15	17	15	15	15

## 2 SAM3X/A

110578-ATARM-28-May-12

**Table 1-1.** Configuration Summary (Continued)

Feature	SAM3X8E	SAM3X8C	SAM3X4E	SAM3X4C	SAM3A8C	SAM3A4C
USART/ UART	3/2 <sup>(1)</sup>	3/1	3/2 <sup>(1)</sup>	3/1	3/1	3/1
SPI <sup>(2)</sup>	1/4 + 3	1/4 + 3	1/4 + 3	1/4 + 3	1/4 + 3	1/4 + 3
HSMCI	1 slot 8 bits	1 slot 4 bits	1 slot 8 bits	1 slot 4 bits	1 slot 4 bits	1 slot 4 bits

- Notes:
1. 4 Kbytes RAM buffer of the NAND Flash Controller (NFC) which can be used by the core if not used by the NFC
  2. One channel is reserved for internal temperature sensor
  3.  $2 / 8 + 4 =$  Number of SPI Controllers / Number of Chip Selects + Number of USART with SPI Mode
  4. 6 TC channels are accessible through PIO
  5. 3 TC channels are accessible through PIO
  6. USART3 in UART mode (RXD3 and TXD3 available)

Note: The SAM3X-EK evaluation kit for the SAM3X and SAM3A series is mounted with a SAM3X8H in an LFBGA217 package. This device is not commercially available.



## 2. SAM3X/A Block Diagram

Figure 2-1. SAM3A4/8C (100 pins) Block Diagram

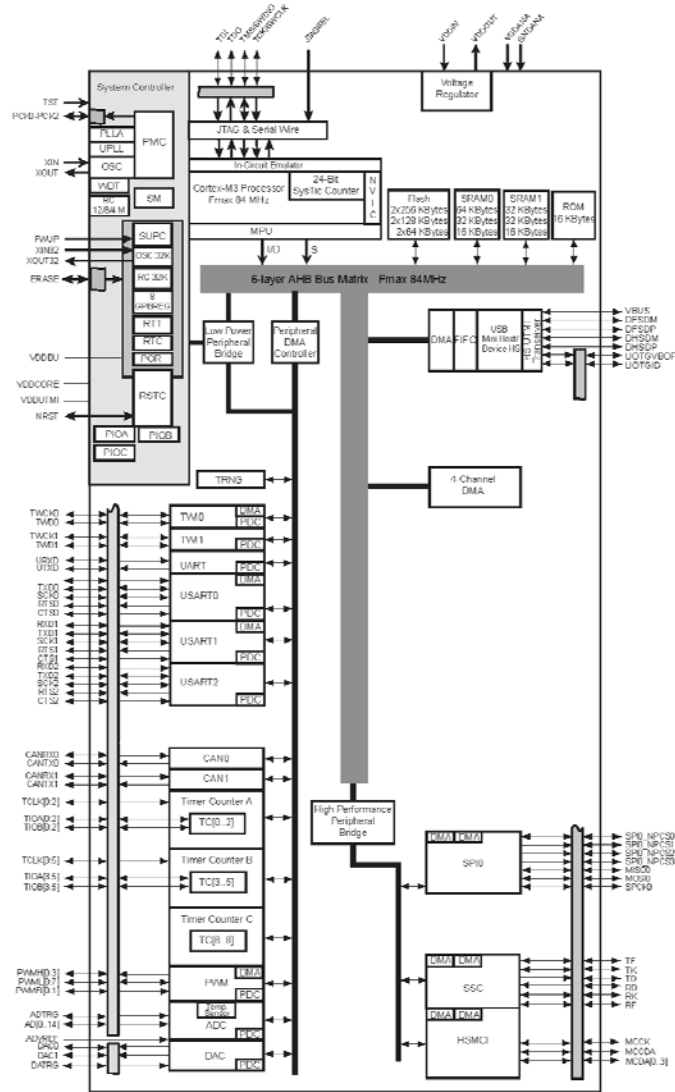
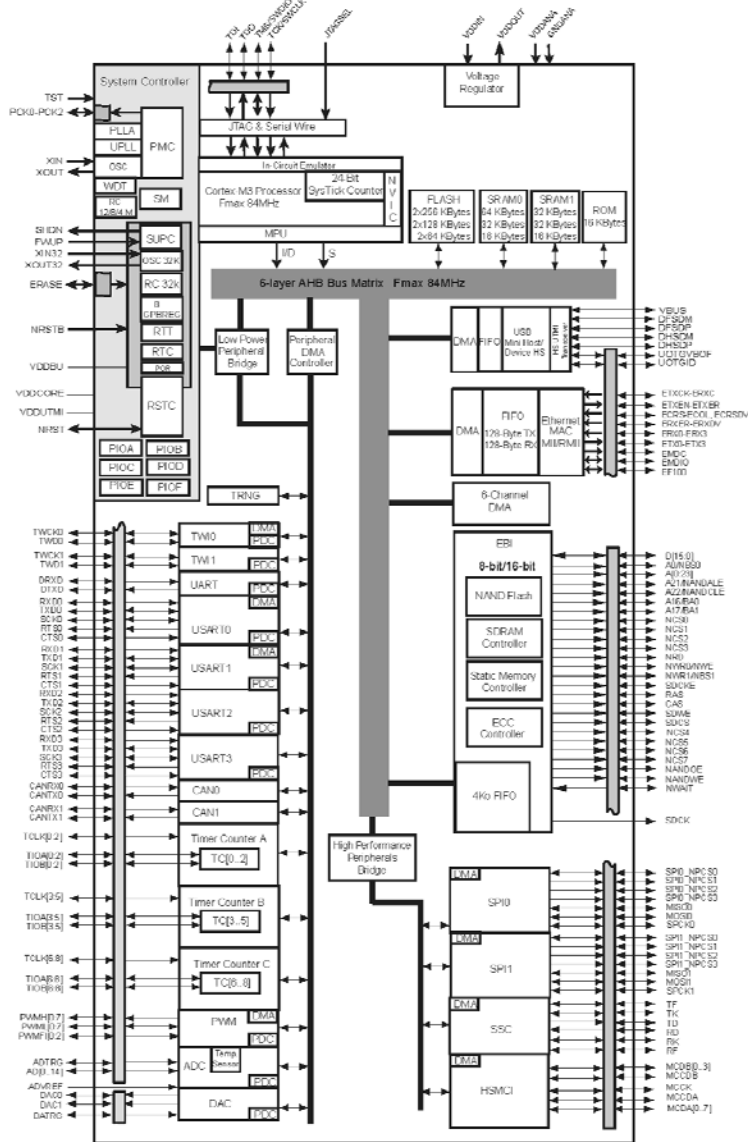






Figure 2-4. SAM3X8H (217 pins) Block Diagram (not commercially available).





### 3. Signal Description

Table 3-1 gives details on the signal names classified by peripheral.

**Table 3-1.** Signal Description List

Signal Name	Function	Type	Active Level	Voltage Reference	Comments
<b>Power Supplies</b>					
VDDIO	Peripherals I/O Lines Power Supply	Power			1.62V to 3.6V
VDDUTMI	USB UTMI+ Interface Power Supply	Power			3.0V to 3.6V
VDDOUT	Voltage Regulator Output	Power			
VDDIN	Voltage Regulator, ADC and DAC Power Supply	Power			
GNDUTMI	USB UTMI+ Interface Ground	Ground			
VDDBU	Backup I/O Lines Power Supply	Power			1.62V to 3.6V
GNDBU	Backup Ground	Ground			
VDDPLL	PLL A, UPLL and Oscillator Power Supply	Power			1.62 V to 1.95V
GNDPLL	PLL A, UPLL and Oscillator Ground	Ground			
VDDANA	ADC and DAC Analog Power Supply	Power			2.0V to 3.6V
GNDANA	ADC and DAC Analog Ground	Ground			
VDDCORE	Core Chip Power Supply	Power			1.62V to 1.95V
GND	Ground	Ground			
<b>Clocks, Oscillators and PLLs</b>					
XIN	Main Oscillator Input	Input		VDDPLL	
XOUT	Main Oscillator Output	Output			
XIN32	Slow Clock Oscillator Input	Input		VDDBU	
XOUT32	Slow Clock Oscillator Output	Output			
VBG	Bias Voltage Reference	Analog			
PCK0 - PCK2	Programmable Clock Output	Output			
<b>Shutdown, Wakeup Logic</b>					
SHDN	Shut-Down Control	Output		VDDBU	0: The device is in backup mode 1: The device is running (not in backup mode)
FWUP	Force Wake-up Input	Input		VDDBU	Needs external Pull-up



**Table 3-1.** Signal Description List (Continued)

Signal Name	Function	Type	Active Level	Voltage Reference	Comments
<b>ICE and JTAG</b>					
TCK/SWCLK	Test Clock/Serial Wire Clock	Input		VDDIO	Reset State: - SWJ-DP Mode - Internal pull-up disabled <sup>(1)</sup>
TDI	Test Data In	Input			
TDO/TRACESWO	Test Data Out / Trace Asynchronous Data Out	Output			
TMS/SWDIO	Test Mode Select /Serial Wire Input/Output	Input / I/O			
JTAGSEL	JTAG Selection	Input	High	VDDBU	Permanent Internal pull-down
<b>Flash Memory</b>					
ERASE	Flash and NVM Configuration Bits Erase Command	Input	High	VDDIO	Pull-down resistor
<b>Reset/Test</b>					
NRST	Microcontroller Reset	I/O	Low	VDDIO	Pull-up resistor
NRSTB	Asynchronous Microcontroller Reset	Input	Low	VDDBU	Pull-up resistor
TST	Test Mode Select	Input		VDDBU	Pull-down resistor
<b>Universal Asynchronous Receiver Transceiver - UART</b>					
URXD	UART Receive Data	Input			
UTXD	UART Transmit Data	Output			



**Table 3-1.** Signal Description List (Continued)

Signal Name	Function	Type	Active Level	Voltage Reference	Comments
<b>PIO Controller - PIOA - PIOB - PIOC - PIOD - PIOE</b>					
PA0 - PA31	Parallel IO Controller A	I/O		VDDIO	•Schmitt Trigger <sup>(3)</sup> Reset State: •PIO Input •Internal pull-up enabled
PB0 - PB31	Parallel IO Controller B	I/O			•Schmitt Trigger <sup>(4)</sup> Reset State: •PIO Input •Internal pull-up enabled
PC0 - PC30	Parallel IO Controller C	I/O			•Schmitt Trigger <sup>(5)</sup> Reset State: •PIO Input •Internal pull-up enabled
PD0 - PD30	Parallel IO Controller D	I/O			•Schmitt Trigger <sup>(6)</sup> Reset State: •PIO Input •Internal pull-up enabled
PE0 - PE31	Parallel IO Controller E	I/O			•Schmitt Trigger <sup>(7)</sup> Reset State: •PIO Input •Internal pull-up enabled
PF0 - PF6	Parallel IO Controller F	I/O			•Schmitt Trigger <sup>(7)</sup> Reset State: •PIO Input •Internal pull-up enabled
<b>External Memory Bus</b>					
D0 - D15	Data Bus	I/O			Pulled-up input at reset
A0 - A23	Address Bus	Output			0 at reset
<b>Static Memory Controller - SMC</b>					
NCS0 - NCS7	Chip Select Lines	Output	Low		
NWR0 - NWR1	Write Signal	Output	Low		
NRD	Read Signal	Output	Low		
NWE	Write Enable	Output	Low		
NBS0 - NBS1	Byte Mask Signal	Output	Low		
NWAIT	External Wait Signal	Input	Low		

**Table 3-1.** Signal Description List (Continued)

Signal Name	Function	Type	Active Level	Voltage Reference	Comments
<b>NAND Flash Controller-NFC</b>					
NANDOE	NAND Flash Output Enable	Output	Low		
NANDWE	NAND Flash Write Enable	Output	Low		
NANDRDY	NAND Ready	Input			
NANDCLE	NAND Flash Command Line Enable	Output	Low		
NANDALE	NAND Flash Address Line Enable	Output	Low		
<b>SDRAM Controller - SDRAM</b>					
SDCK	SDRAM Clock	Output			Tied low after reset
SDCKE	SDRAM Clock Enable	Output	High		
SDCS	SDRAM Controller Chip Select Line	Output	Low		
BA[1:0]	Bank Select	Output			
SDWE	SDRAM Write Enable	Output	Low		
RAS - CAS	Row and Column Signal	Output	Low		
NBS[1:0]	Byte Mask Signals	Output	Low		
SDA10	SDRAM Address 10 Line	Output			
<b>High Speed Multimedia Card Interface HSMCI</b>					
MCCCK	Multimedia Card Clock	I/O			
MCCDA	Multimedia Card Slot A Command	I/O			
MCDA0 - MCDA7	Multimedia Card Slot A Data	I/O			
MCCDB	Multimedia Card Slot B Command	I/O			
MCDB0 - MCDB3	Multimedia Card Slot A Data	I/O			
<b>Universal Synchronous Asynchronous Receiver Transmitter USARTx</b>					
SCKx	USARTx Serial Clock	I/O			
TXDx	USARTx Transmit Data	I/O			
RXDx	USARTx Receive Data	Input			
RTSx	USARTx Request To Send	Output			
CTSx	USARTx Clear To Send	Input			
<b>Ethernet MAC 10/100 - EMAC</b>					
EREFCK	Reference Clock	Input		RMII only	
ETXCK	Transmit Clock	Input		MII only	
ERXCK	Receive Clock	Input		MII only	
ETXEN	Transmit Enable	Output			
ETX0 - ETX3	Transmit Data	Output		ETX0 - ETX1 only in RMII	
ETXER	Transmit Coding Error	Output		MII only	
ERXDV	Receive Data Valid	Input		MII only	



**Table 3-1.** Signal Description List (Continued)

Signal Name	Function	Type	Active Level	Voltage Reference	Comments
ECRSDV	Carrier Sense and Data Valid	Input		RMII only	
ERX0 - ERX3	Receive Data	Input		ERX0 - ERX1 only in RMII	
ERXER	Receive Error	Input			
ECRS	Carrier Sense	Input		MII only	
ECOL	Collision Detected	Input		MII only	
EMDC	Management Data Clock	Output			
EMDIO	Management Data Input/Output	I/O			
<b>CAN Controller - CANx</b>					
CANRXx	CAN Input	Input			
CANTXx	CAN Output	Output			
<b>Synchronous Serial Controller - SSC</b>					
TD	SSC Transmit Data	Output			
RD	SSC Receive Data	Input			
TK	SSC Transmit Clock	I/O			
RK	SSC Receive Clock	I/O			
TF	SSC Transmit Frame Sync	I/O			
RF	SSC Receive Frame Sync	I/O			
<b>Timer/Counter - TC</b>					
TCLKx	TC Channel x External Clock Input	Input			
TIOAx	TC Channel x I/O Line A	I/O			
TIOBx	TC Channel x I/O Line B	I/O			
<b>Pulse Width Modulation Controller- PWMC</b>					
PWMHx	PWM Waveform Output High for channel x	Output			
PWMLx	PWM Waveform Output Low for channel x,	Output			only output in complementary mode when dead time insertion is enabled
PWMFix	PWM Fault Input for channel x	Input			
<b>Serial Peripheral Interface - SPIx</b>					
MISOx	Master In Slave Out	I/O			
MOSIx	Master Out Slave In	I/O			
SPCKx	SPI Serial Clock	I/O			
SPIx_NPCS0	SPI Peripheral Chip Select 0	I/O	Low		
SPIx_NPCS1 - SPIx_NPCS3	SPI Peripheral Chip Select	Output	Low		
<b>Two-Wire Interface - TWIx</b>					
TWDx	TWx Two-wire Serial Data	I/O			

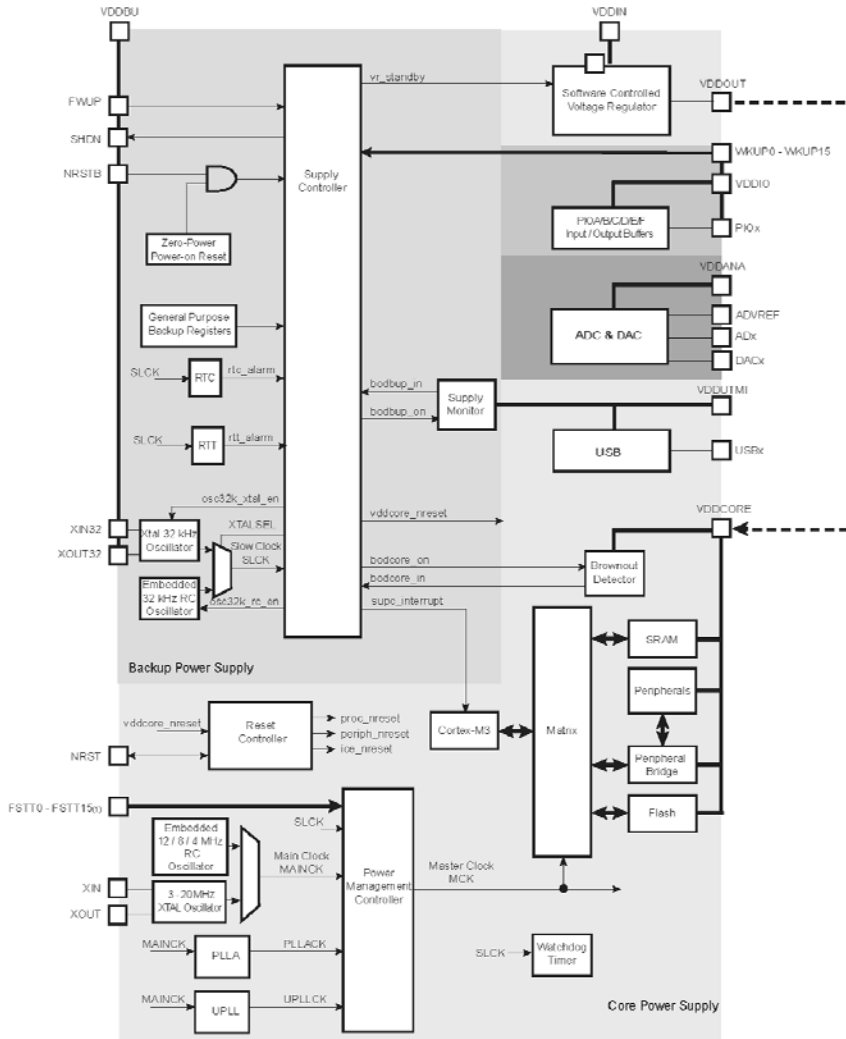
**Table 3-1.** Signal Description List (Continued)

Signal Name	Function	Type	Active Level	Voltage Reference	Comments
TWCKx	TWix Two-wire Serial Clock	I/O			
<b>Analog-to-Digital Converter - ADC</b>					
AD0 - AD14	Analog Inputs	Analog			
ADTRG	ADC Trigger	Input			
ADVREF	ADC and DAC Reference	Analog			
<b>Digital-to-Analog Converter - DAC</b>					
DAC0	DAC channel 0 analog output	Analog			
DAC1	DAC channel 1 analog output	Analog			
DATR	DAC Trigger				
<b>Fast Flash Programming Interface</b>					
PGMEN0-PGMEN2	Programming Enabling	Input		VDDIO	
PGMM0-PGMM3	Programming Mode	Input		VDDIO	
PGMD0-PGMD15	Programming Data	I/O		VDDIO	
PGMRDY	Programming Ready	Output	High	VDDIO	
PGMNV	Data Direction	Output	Low	VDDIO	
PGMNOE	Programming Read	Input	Low	VDDIO	
PGMCK	Programming Clock	Input		VDDIO	
PGMCMD	Programming Command	Input	Low	VDDIO	
<b>USB High Speed Device</b>					
VBUS	USB Bus Power Measurement Mini Host/Device	Analog			
DFSDM	USB Full Speed Data -	Analog		VDDUTMI	
DFSDP	USB Full Speed Data +	Analog		VDDUTMI	
DHSDM	USB High Speed Data -	Analog		VDDUTMI	
DHSDP	USB High Speed Data +	Analog		VDDUTMI	
UOTGVBOF	USB VBus On/Off. Bus Power Control Port			VDDIO	
UOTGID	USB Identification: Mini Connector Identification Port			VDDIO	

- Notes:
1. TDO pin is set in input mode when the Cortex-M3 Core is not in debug mode. Thus the internal pull-up corresponding to this PIO line must be enabled to avoid current consumption due to floating input
  2. PIOA: Schmitt Trigger on all, except PA0, PA9, PA26, PA29, PA30, PA31
  3. PIOB: Schmitt Trigger on all, except PB14 and PB22
  4. PIOC: Schmitt Trigger on all, except PC2 to PC9, PC15 to PC24
  5. PIOD: Schmitt Trigger on all, except PD10 to PD30
  6. PIOE: Schmitt Trigger on all, except PE0 to PE4, PE15, PE17, PE19, PE21, PE23, PE25, PE29
  7. PIOF: Schmitt Trigger on all PIOs



Figure 10-1. System Controller Block Diagram



FSTT0 - FSTT15 are possible Fast Startup Sources, generated by WKUP0-WKUP15 Pins, but are not physical pins.

## 12. ARM Cortex® M3 Processor

### 12.1 About this section

This section provides the information required for application and system-level software development. It does not provide information on debug components, features, or operation.

This material is for microcontroller software and hardware engineers, including those who have no experience of ARM products.

**Note:** The information in this section is reproduced from source material provided to Atmel by ARM Ltd. in terms of Atmel's license for the ARM Cortex™-M3 processor core. This information is copyright ARM Ltd., 2008 - 2009.

### 12.2 Embedded Characteristics

- Version 2.0
- Thumb-2 (ISA) subset consisting of all base Thumb-2 instructions, 16-bit and 32-bit.
- Harvard processor architecture enabling simultaneous instruction fetch with data load/store.
- Three-stage pipeline.
- Single cycle 32-bit multiply.
- Hardware divide.
- Thumb and Debug states.
- Handler and Thread modes.
- Low latency ISR entry and exit.
- SysTick Timer
  - 24-bit down counter
  - Self-reload capability
  - Flexible system timer
- Nested Vectored Interrupt Controller
  - Thirty maskable interrupts
  - Sixteen priority levels
  - Dynamic reprioritization of interrupts
  - Priority grouping
    - selection of preempting interrupt levels and non preempting interrupt levels.
  - Support for tail-chaining and late arrival of interrupts.
    - back-to-back interrupt processing without the overhead of state saving and restoration between interrupts.
  - Processor state automatically saved on interrupt entry, and restored on interrupt exit, with no instruction overhead.

### 12.3 About the Cortex-M3 processor and core peripherals

- The Cortex-M3 processor is a high performance 32-bit processor designed for the microcontroller market. It offers significant benefits to developers, including:
- outstanding processing performance combined with fast interrupt handling
- enhanced system debug with extensive breakpoint and trace capabilities

46. Electrical Characteristics

46.1 Absolute Maximum Ratings

Table 46-1. Absolute Maximum Ratings\*

Operating Temperature (Industrial) .....	-40°C to + 85°C
Storage Temperature.....	-60°C to + 150°C
Voltage on Input Pins with Respect to Ground.....	-0.3V to + 4.0V
Maximum Operating Voltage (VDDCORE) .....	2.0V
Maximum Operating Voltage (VDDIO) .....	4.0V
Total DC Output Current on all I/O lines	
100-lead LQFP .....	100 mA
144-lead LQFP .....	130 mA
100-ball LFBGA .....	150 mA
144-ball LFBGA .....	150 mA

\*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or other conditions beyond those indicated in the operational sections of this specification is not implied. **Exposure to absolute maximum rating conditions for extended periods may affect device reliability.**







## 46.2 DC Characteristics

The following characteristics are applicable to the operating temperature range:  $T_A = -40^{\circ}\text{C}$  to  $85^{\circ}\text{C}$ , unless otherwise specified.

**Table 46-2.** DC Characteristics

Symbol	Parameter	Conditions	Min	Typ	Max	Units
$V_{DDCORE}$	DC Supply Core		1.62	1.8	1.95	V
$V_{DDIO}$	DC Supply I/Os		1.62	3.3	3.6	V
$V_{DDDBU}$	Backup I/O Lines Power Supply		1.62		3.6	V
$V_{DDUTMI}$	USB UTMI+ Interface Power Supply		3.0		3.6	V
$V_{DDPLL}$	PLL A, UPLL and Main Oscillator Supply		1.62		1.95	V
$V_{DDANA}$	ADC Analog Power Supply		(1)		(1)	V
$V_{IL}$	Input Low-level Voltage	PIOA/B/C/D/E/F[0-31]	-0.3		$0.3 \times V_{DDIO}$	V
$V_{IH}$	Input High-level Voltage	PIOA/B/C/D/E/F[0-31]	$0.7 \times V_{DDIO}$		$V_{DDIO} + 0.3V$	V
$V_{OH}$	Output High-level Voltage	PIOA/B/C/D/E/F[0-31] $I_{OH} \sim 0$ $I_{OH} > 0$ (See $I_{OH}$ details below)	$V_{DDIO} - 0.2V$ $V_{DDIO} - 0.4V$			V
$V_{OL}$	Output Low-level Voltage	PIOA/B/C/D/E/F[0-31] $I_{OH} \sim 0$ $I_{OH} > 0$ (See $I_{OL}$ details below)			0.2 0.4	V
$V_{Hys}$	Hysteresis Voltage	PIOA/B/C/D/E/F[0-31] except PA0, PA9, PA26, PA29, PA30, PA31, PB14, PB22, PC[2-9], PC[15-24], PD[10-30], PE[0-4], PE15, PE17, PE19, PE21, PE23, PE25, PE29	150		500	mV
		ERASE, TST, FWUP, JTAGSEL	230		700	mV

Table 46-2. DC Characteristics (Continued)

Symbol	Parameter	Conditions	Min	Typ	Max	Units	
I <sub>o</sub>	I <sub>OH</sub> (or I <sub>SOURCE</sub> )	1.62V < VDDIO < 1.95V; V <sub>OH</sub> = V <sub>VDDIO</sub> - 0.4 - Group 1 <sup>(2)</sup> - Group 2 <sup>(3)</sup>			-8 -3	mA	
		3.0V < VDDIO < 3.6V; V <sub>OH</sub> = V <sub>VDDIO</sub> - 0.4 - Group 1 <sup>(2)</sup> - Group 2 <sup>(3)</sup>			-15 -3		
		1.62V < VDDIO < 3.6V; V <sub>OH</sub> = V <sub>VDDIO</sub> - 0.4 - NRST, TDO			-2		
		Relaxed Mode: 3.0V < VDDIO < 3.6V; V <sub>OH</sub> = 2.2V - Group 1 <sup>(2)</sup> - Group 2 <sup>(3)</sup>			-24 -9		
	I <sub>OL</sub> (or I <sub>SINK</sub> )	1.62V < VDDIO < 1.95V; V <sub>OL</sub> = 0.4V - Group 1 <sup>(2)</sup> - Group 2 <sup>(3)</sup>				8 4	mA
		3.0V < VDDIO < 3.6V; V <sub>OL</sub> = 0.4V - Group 1 <sup>(2)</sup> - Group 2 <sup>(3)</sup>				9 6	
		1.62V < VDDIO < 3.6V; V <sub>OL</sub> = 0.4V - NRST, TDO				2	
		Relaxed Mode: 3.0V < VDDIO < 3.6V; V <sub>OL</sub> = 0.6V - Group 1 <sup>(2)</sup> - Group 2 <sup>(3)</sup>				14 9	
I <sub>IL</sub>	Input Low Leakage Current	V <sub>VDDIO</sub> powered pins <sup>(3)</sup> No pull-up or pull-down; V <sub>IN</sub> =GND; V <sub>VDDIO</sub> Max. (Typ: T <sub>A</sub> = 25°C, Max: T <sub>A</sub> = 85°C)		5	30	nA	
		V <sub>VDDBU</sub> powered pins <sup>(4)</sup> No pull-up or pull-down; V <sub>IN</sub> =GND; V <sub>VDDBU</sub> Max. (Typ: T <sub>A</sub> = 25°C, Max: T <sub>A</sub> = 85°C)			1	μA	
I <sub>IH</sub>	Input High Leakage Current	V <sub>VDDIO</sub> powered pins <sup>(3)</sup> No pull-up or pull-down; V <sub>IN</sub> =VDD; V <sub>VDDIO</sub> Max. (Typ: T <sub>A</sub> = 25°C, Max: T <sub>A</sub> = 85°C)		2	18	nA	
		V <sub>VDDBU</sub> powered pins <sup>(4)</sup> No pull-up or pull-down; V <sub>IN</sub> =VDD; V <sub>VDDBU</sub> Max. (Typ: T <sub>A</sub> = 25°C, Max: T <sub>A</sub> = 85°C)			1	μA	
R <sub>PULLUP</sub>	Pull-up Resistor	PA0-PA31, PB0-PB31, PC0-PC30, PD0-PD30, PE0-PE31, PF0-PF5	50	100	150	kΩ	
		NRSTB	10		20	kΩ	
R <sub>PULLDOWN</sub>	Pull-down Resistor	TST, ERASE, JTAGSEL	10		20	kΩ	
R <sub>ODT</sub>	On-die Series Termination Resistor	PA0-PA31, PB0-PB31, PC0-PC30, PD0-PD30, PE0-PE31, PF0-PF5		36		Ω	
C <sub>IN</sub>	Input Capacitance	Digital Inputs			TBD	pF	

- Notes:
1. Refer to Section 46.7 "12-Bit ADC Characteristics" and Section 46.9 "12-Bit DAC Characteristics"
  2. PA0, PA7, PA9, PA[14-15], PA[18-19], PA[25-31], PB[0-3], PB8, PB[10-11], PB14, PB[22-24], PC[0-30], PD[0-30], PE[0-9], PE15, PE[17-21], PE23, PE25, PF[0-2]
  3. PA[1-6], PA8, PA[10-13], PA[16-17], PA[20-24], PB[4-7], PB9, PB[12-13], PB[15-21], PB[25-31], PE[10-14], PE16, PE22, PE24, PE26, PF[3-5]
  4. FWUP, JTAGSEL, NRSTB, ERASE, TST



**Table 46-3.** 1.8V Voltage Regulator Characteristics

Symbol	Parameter	Conditions	Min	Typ	Max	Units
$V_{VDDIN}$	DC Input Voltage Range		1.8	3.3	3.6	V
$V_{VDDOUT}$	DC Output Voltage	Normal Mode Standby Mode		1.8 0		V
$V_{ACCURACY}$	Output Voltage Accuracy	$I_{LOAD} = 0.5\text{mA to }150\text{ mA}$	-3		3	%
$I_{LOAD}$	Maximum DC Output Current	$V_{VDDIN} > 2.2\text{V}$ $V_{VDDIN} \leq 2.2\text{V}$			150 60	mA
$I_{LOAD-START}$	Maximum Peak Current during startup <sup>(3)</sup>	See Note <sup>(3)</sup> .			300	mA
$D_{DROPOUT}$	Dropout Voltage	$V_{VDDIN} = 1.8\text{V}, I_{LOAD} = 60\text{ mA}$		120	240	mV
$V_{LINE}$	Line Regulation	$V_{VDDIN}$ from 2.7V to 3.6V; $I_{LOAD}$ MAX		20	50	mV
$V_{LINE-TR}$	Transient Line regulation	$V_{VDDIN}$ from 2.7V to 3.6V; $tr = tf = 5\ \mu\text{s}; I_{LOAD}$ Max $CD_{OUT} = 4.7\ \mu\text{F}$		50	100	
$V_{LOAD}$	Load Regulation	$V_{VDDIN} \geq 2.2\text{V};$ $I_{LOAD} = 10\% \text{ to } 90\% \text{ MAX}$		20	50	mV
$V_{LOAD-TR}$	Transient Load Regulation	$V_{VDDIN} \geq 2.2\text{V};$ $I_{LOAD} = 10\% \text{ to } 90\% \text{ MAX}$ $tr = tf = 5\ \mu\text{s}$ $CD_{OUT} = 4.7\ \mu\text{F}$		50	100	
$I_Q$	Quiescent Current	Normal Mode; @ $I_{LOAD} = 0\text{ mA}$ @ $I_{LOAD} = 150\text{ mA}$ Standby Mode;		7 700	10 1200 1	$\mu\text{A}$
$CD_{IN}$	Input Decoupling Capacitor	Cf. External Capacitor Requirements <sup>(1)</sup>		10		$\mu\text{F}$
$CD_{OUT}$	Output Decoupling Capacitor	Cf. External Capacitor Requirements <sup>(2)</sup> ESR	0.5	4.7	10	$\mu\text{F}$ Ohm
$T_{ON}$	Turn on Time	$CD_{OUT} = 4.7\ \mu\text{F}, V_{VDDOUT}$ reaches $V_{TH+}$ (core power brownout detector supply rising threshold)		120	250	$\mu\text{s}$
$T_{ON}$	Turn on Time	$CD_{OUT} = 4.7\ \mu\text{F}, V_{VDDOUT}$ reaches 1.8V (+/- 3%)		200	400	$\mu\text{s}$

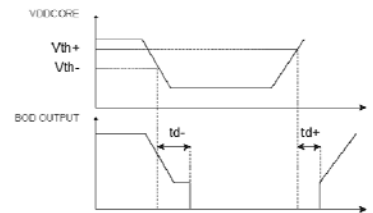
- Notes:
1. A 10  $\mu\text{F}$  or higher ceramic capacitor must be connected between VDDIN and the closest GND pin of the device. This large decoupling capacitor is mandatory to reduce startup current, improving transient response and noise rejection.
  2. To ensure stability, an external 4.7  $\mu\text{F}$  output capacitor,  $CD_{OUT}$  must be connected between the VDDOUT and the closest GND pin of the device. The ESR (Equivalent Series Resistance) of the capacitor must be in the range 0.5 to 10 Ohms. Solid tantalum, and multilayer ceramic capacitors are all suitable as output capacitor. A 100 nF bypass capacitor between VDDOUT and the closest GND pin of the device decreases output noise and improves the load transient response.
  3. Defined as the current needed to charge external bypass/decoupling capacitor network.

**Table 46-4.** Core Power Supply Brownout Detector Characteristics

Symbol	Parameter	Conditions	Min	Typ	Max	Units
$V_{TH-}$	Supply Falling Threshold <sup>(1)</sup>		1.52	1.55	1.58	V
$V_{HYST-}$	Hysteresis $V_{TH-}$			25	38	mV
$V_{TH+}$	Supply Rising Threshold		1.35	1.50	1.59	V
$V_{HYST+}$	Hysteresis $V_{TH+}$		100		250	mV
$I_{DDON}$	Current Consumption on VDDCORE	Brownout Detector enabled		18		$\mu$ A
$I_{DDOFF}$		Brownout Detector disabled			200	nA
$T_{d-}$	$V_{TH-}$ detection propagation time	$V_{DDCORE} = V_{TH+}$ to $(V_{TH-} - 100mV)$			200	ns
$T_{d+}$	$V_{TH+}$ detection propagation time		100	200	350	$\mu$ s
$T_{START}$	Startup Time	From disabled state to enabled state		100	200	$\mu$ s

Note: 1. The product is guaranteed to be functional at  $V_{TH-}$ .

**Figure 46-1.** Core Brownout Output Waveform



**Table 46-5.** VDDUTMI Supply Monitor

Symbol	Parameter	Conditions	Min	Typ	Max	Units
$V_{TH}$	Supply Monitor Threshold	16 selectable steps of 100mV	1.9		3.4	V
$T_{ACCURACY}$	Threshold Level Accuracy		-1.5		+1.5	%
$V_{HYST}$	Hysteresis			20	30	mV
$I_{DDON}$	Current Consumption on VDDCORE	enabled		18	28	$\mu$ A
$I_{DDOFF}$		disabled			1	
$T_{START}$	Startup Time	From disabled state to enabled state			140	$\mu$ s



## 46.4 Crystal Oscillators Characteristics

### 46.4.1 32 kHz RC Oscillator Characteristics

**Table 46-14.** 32 kHz RC Oscillator Characteristics

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
	RC Oscillator Frequency		20	32	44	kHz
	Frequency Supply Dependency		-3		3	%/V
	Frequency Temperature Dependency	Over temperature range (-40°C/ +85°C) versus 25°C	-11		11	%
Duty	Duty Cycle		45	50	55	%
T <sub>ON</sub>	Startup Time				100	µs
I <sub>DDON</sub>	Current Consumption	After Startup Time Temp. Range = -40°C to +85°C Typical Consumption at 2.2V Supply and Temp = 25°C		540	870	nA

### 46.4.2 4/8/12 MHz RC Oscillators Characteristics

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
F <sub>Range</sub>	RC Oscillator Frequency Range	<sup>(1)</sup>	4		12	MHz
ACC <sub>4</sub>	4 MHz Total Accuracy	-40°C<Temp<+85°C 4 MHz output selected <sup>(1)(2)</sup>			±35	%
ACC <sub>8</sub>	8 MHz Total Accuracy	-40°C<Temp<+85°C 8 MHz output selected <sup>(1)(3)</sup>			±3.5	%
		-20°C<Temp<+85°C 8 MHz output selected <sup>(1)(3)</sup>			±2.5	%
		0°C<Temp<+70°C 8 MHz output selected <sup>(1)(3)</sup>			±2	%
ACC <sub>12</sub>	12 MHz Total Accuracy	-40°C<Temp<+85°C 12 MHz output selected <sup>(1)(3)</sup>			±3.5	%
		-20°C<Temp<+85°C 12 MHz output selected <sup>(1)(3)</sup>			±2.7	%
		0°C<Temp<+70°C 12 MHz output selected <sup>(1)(3)</sup>			±2	%
Duty	Duty Cycle		45	50	55	%
T <sub>ON</sub>	Startup Time				10	µs
I <sub>DDON</sub>	Active Current Consumption	4 MHz		80	120	µA
		8 MHz		105	160	
		12 MHz		145	210	

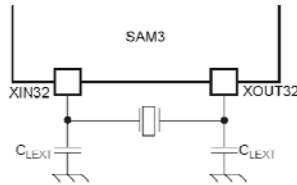
- Note:
1. Frequency range can be configured in the Supply Controller Registers.
  2. Not trimmed from factory.
  3. After Trimming from factory.

46.4.3 32.768 kHz Crystal Oscillator Characteristics

Table 46-15. 32.768 kHz Crystal Oscillator Characteristics

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
$F_{req}$	Operating Frequency	Normal mode with crystal			32.768	KHz
	Supply Ripple Voltage (on VDDBU)	Rms value, 10 KHz to 10 MHz			30	mV
	Duty Cycle		40	50	60	%
	Startup Time	Rs < 50KΩ CL = 12.5 pF CL = 6 pF Rs < 100KΩ (1) CL = 12.5 pF CL = 6 pF			900 300 1200 500	ms
	Current consumption	Rs < 50KΩ CL = 12.5 pF CL = 6 pF Rs < 100KΩ (1) CL = 12.5 pF CL = 6 pF		650 450 900 650	1400 1200 1600 1400	nA
$I_{DDST}$	Standby Current Consumption	Standby mode @ 3.6V			5	nA
$P_{ON}$	Drive level				0.1	μW
$R_I$	Internal resistor	between XIN32 and XOUT32		10		MΩ
$C_{LEXT}$	Maximum external capacitor on XIN32 and XOUT32				20	pF
$C_{PFB}$	Internal Parasitic Capacitance		1.2	1.4	1.6	pF

Notes: 1.  $R_S$  is the series resistor.



$$C_{LEXT} = 2 \times (C_{CRYSTAL} - C_{PFB} - C_{PCB})$$

Where  $C_{PCB}$  is the capacitance of the printed circuit board (PCB) track layout from the crystal to the SAM3 pin.

46.4.4 32.768 kHz Crystal Characteristics

Table 46-16. Crystal Characteristics

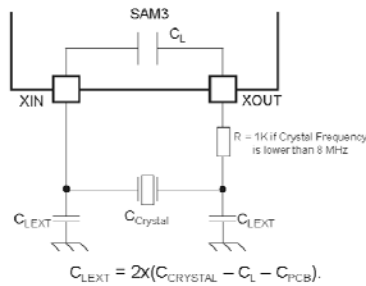
Symbol	Parameter	Conditions	Min	Typ	Max	Unit
ESR	Equivalent Series Resistor $R_s$	Crystal @ 32.768 KHz		50	100	KΩ
$C_M$	Motional capacitance	Crystal @ 32.768 KHz	0.6		3	fF
$C_{SHUNT}$	Shunt capacitance	Crystal @ 32.768 KHz	0.6		2	pF

46.4.6 3 to 20 MHz Crystal Oscillator Characteristics

Table 46-18. 3 to 20 MHz Crystal Oscillator Characteristics

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
$F_{req}$	Operating Frequency	Normal mode with crystal	3	16	20	MHz
$F_{req\_bypass}$	Operating Frequency In Bypass Mode	External Clock on XIN			50	MHz
	Supply Ripple Voltage (on VDDPLL)	Rms value, 10 KHz to 10 MHz			30	mV
	Duty Cycle		40	50	60	%
$T_{ON}$	Startup Time	3 MHz, $C_{SHUNT} = 3$ pF 8 MHz, $C_{SHUNT} = 7$ pF 12 to 16 MHz, $C_{SHUNT} = 7$ pF 20 MHz, $C_{SHUNT} = 7$ pF			14.5 4 1.4 1	ms
$I_{DD\_ON}$	Current consumption	3 MHz <sup>(2)</sup> 8 MHz <sup>(3)</sup> 12 to 16 MHz <sup>(4)</sup> 20 MHz <sup>(5)</sup>		150 150 300 400	250 250 450 550	$\mu$ A
$I_{DD\_ST}$	Standby Current Consumption	Standby mode @ 3.6V			5	nA
$P_{ON}$	Drive level	3 MHz 8 MHz 12 MHz, 16 MHz, 20 MHz			15 30 50	$\mu$ W
$R_f$	Internal resistor	between XIN and XOUT		1		M $\Omega$
$C_{LEXT}$	Maximum external capacitor on XIN and XOUT				10	pF
$C_L$	Internal Equivalent Load Capacitance	Integrated Load Capacitance (XIN and XOUT in series)	7.5	9.5	12	pF

- Notes:
1.  $R_s$  is the series resistor
  2.  $R_s = 100$ -200 Ohms;  $C_s = 2.0$  - 2.5 pF;  $C_m = 2$  - 1.5 fF (typ, worst case) using 1 Kohm serial resistor on xout.
  3.  $R_s = 50$ -100 Ohms;  $C_s = 2.0$  - 2.5 pF;  $C_m = 4$  - 3 fF (typ, worst case).
  4.  $R_s = 25$ -50 Ohms;  $C_s = 2.5$  - 3.0 pF;  $C_m = 7$  - 5 fF (typ, worst case).
  5.  $R_s = 20$ -50 Ohms;  $C_s = 3.2$  - 4.0 pF;  $C_m = 10$  - 8 fF (typ, worst case).



Where  $C_{PCB}$  is the capacitance of the printed circuit board (PCB) track layout from the crystal to the SAM3 pin.



#### 46.4.7 3 to 20 MHz Crystal Characteristics

**Table 46-19.** Crystal Characteristics

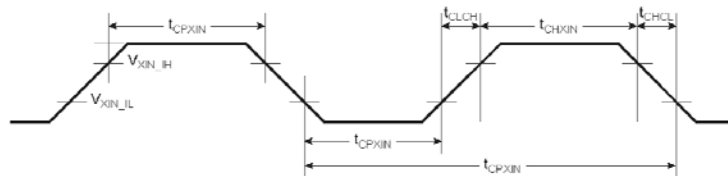
Symbol	Parameter	Conditions	Min	Typ	Max	Unit
ESR	Equivalent Series Resistor $R_s$	Fundamental @ 3MHz Fundamental @ 8MHz Fundamental @ 12MHz Fundamental @ 16MHz Fundamental @ 20MHz			200 100 80 80 50	$\Omega$
$C_M$	Motional capacitance				8	fF
$C_{SHUNT}$	Shunt capacitance				7	pF

#### 46.4.8 3 to 20 MHz XIN Clock Input Characteristics in Bypass Mode

**Table 46-20.** XIN Clock Electrical Characteristics (In Bypass Mode)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
$1/(t_{CPXIN})$	XIN Clock Frequency	(1)			50	MHz
$t_{CPXIN}$	XIN Clock Period	(1)	20			ns
$t_{CHXIN}$	XIN Clock High Half-period	(1)	8			ns
$t_{CLXIN}$	XIN Clock Low Half-period	(1)	8			ns
$t_{CLCH}$	Rise Time	(1)	400			ns
$t_{CHCL}$	Fall Time	(1)	400			ns
$C_{IN}$	XIN Input Capacitance	(1)			6	pF
$R_{IN}$	XIN Pull-down Resistor	(1)		1		M $\Omega$
$V_{XIN\_IL}$	$V_{XIN}$ Input Low-level Voltage	(1)	-0.3		$0.3 \times V_{VDDPLL}$	V
$V_{XIN\_IH}$	$V_{XIN}$ Input High-level Voltage	(1)	$0.7 \times V_{VDDPLL}$		$V_{VDDPLL} + 0.3$	V

Note: 1. These characteristics apply only when the 3-20 MHz XTAL Oscillator is in bypass mode.





**ΑΙΓΑΛΕΩ**

**ΑΠΡΙΛΙΟΣ - 2013**